

# HY220: Εργαστήριο Ψηφιακών Κυκλωμάτων

Τμήμα Επιστήμης Υπολογιστών, Πανεπιστήμιο Κρήτης  
Χειμερινό Εξάμηνο 2014

## Εργαστήριο 2: Υλοποίηση Συστήματος Ελέγχου

22, 23 και 24 Οκτωβρίου 2014

### 1.1 Σκοπός της Εργαστηριακής Άσκησης

Σε αυτήν την Άσκηση θα επιχειρήσουμε να δημιουργήσουμε το κύκλωμα ενός συστήματος ελέγχου για μια δεξαμενή νερού, η οποία συνδέεται με μια αντλία μέσω αγωγού στον οποίο υπάρχει μια ηλεκτροβάννα. Το σύστημα ελέγχου παρακολουθεί την στάθμη νερού, και υπό συνθήκες ενεργοποιεί μια αντλία για να επαναφέρει την στάθμη του νερού της δεξαμενής στο επιθυμητό επίπεδο. Θα προσομοιώσουμε την λειτουργία αισθητήρων (sensors) με χρήση διακοπών (push buttons) και την λειτουργία ηλεκτρονόμων (relays) με χρήση LEDs.

### 1.2 Σχεδιασμός Συστήματος Ελέγχου

Πρώτο βήμα για την υλοποίηση της εργασίας είναι ο σχεδιασμός, στο χαρτί ή και σε ηλεκτρονική μορφή, το κύκλωμα που υλοποιεί την λογική ελέγχου, σύμφωνα με τους παρακάτω κανόνες:

1. Μέσα στην δεξαμενή υπάρχουν δύο αισθητήρες (bottom, top). Ο αισθητήρας bottom αναφέρει λογικό «1» όταν η στάθμη του νερού μέσα στην δεξαμενή φτάσει ή πέσει κάτω από ένα ελάχιστο αποδεκτό ύψος. Αντίστοιχα, ο αισθητήρας top αναφέρει λογικό «1» όταν η στάθμη του νερού μέσα στην δεξαμενή φτάσει ή υπερβεί ένα μέγιστο αποδεκτό ύψος. Για την άσκηση, οι δύο αισθητήρες θα προσομοιωθούν με χρήση διακοπών (push buttons).
2. Η ηλεκτροβάννα ελέγχει την ροή νερού στον αγωγό. Από την στιγμή που η ηλεκτροβάννα δεκτεί την εντολή να ανοίξει, χρειάζεται χρόνος τουλάχιστον 20 seconds για να αρχίσει η ροή νερού από την αντλία προς την δεξαμενή. Για την άσκηση, οι ηλεκτρονόμοι (relays) για την αντλία και την ηλεκτροβάννα θα προσομοιωθούν με χρήση LEDs.
3. Όταν η στάθμη του νερού μέσα στην δεξαμενή φτάσει ή πέσει κάτω από το ελάχιστο αποδεκτό ύψος, το σύστημα ελέγχου πρέπει να ανοίξει την ηλεκτροβάννα, και μετά από 20 seconds να ενεργοποιήσει την αντλία, ώστε να ξεκινήσει η ροή νερού προς την δεξαμενή.
4. Όταν η στάθμη του νερού μέσα στην δεξαμενή φτάσει ή υπερβεί ένα μέγιστο αποδεκτό ύψος, το σύστημα ελέγχου πρέπει να σταματήσει την αντλία και να κλείσει την ηλεκτροβάννα.

Η λογική του συστήματος ελέγχου απαιτεί την σχεδίαση και υλοποίηση μηχανής πεπερασμένων καταστάσεων (Finite State Machine - FSM), καθώς και την χρήση χρονομετρητή (timer).

### **1.3 Συγγραφή του Κώδικα Verilog και Προσομοίωση**

Αφού ετοιμάσατε το σχέδιο του κυκλώματος, θα πρέπει να το μετατρέψετε σε κώδικα Verilog. Αμέσως μετά πρέπει να δημιουργήσετε ένα testbench module με το οποίο θα δοκιμάσετε να προσομοιώσετε το σύστημα.

### **1.4 Δημιουργία UCF και Τοποθέτηση**

Αφού ολοκληρώσετε τα προηγούμενα βήματα, πρέπει να δημιουργήσετε το Αρχείο Περιορισμών Χρήστη (User Constraints File – UCF) δηλώνοντας τις εισόδους και τις εξόδους που θα χρησιμοποιήσετε στην πλακέτα και την τάση που θα τους ασκήσετε, όπως δείχνει το ucf αρχείο που λάβατε στο εργαστήριο 0 το οποίο είναι κομμάτι του master ucf που έχει δοθεί από τους κατασκευαστές και υπάρχει στο Documentation της πλακέτας στη σελίδα: [http://www.csd.uoc.gr/~hy220/2014f/Basys2\\_100\\_250General.ucf](http://www.csd.uoc.gr/~hy220/2014f/Basys2_100_250General.ucf).

### **1.5 Παράδοση**

Θα δείξετε στους βοηθούς του μαθήματος τις post-RTL και post-PnR κυματομορφές, την λειτουργία του κυκλώματος στην FPGA, και θα παραδώσετε (εκτυπωμένη ή χειρόγραφη) την αναφορά που θα περιέχει α) την περιγραφή του κυκλώματος σε κείμενο και σε block διάγραμμα β) την FSM γ) και τον κώδικα για την προσομοίωση.