

HY220: Εργαστήριο Ψηφιακών Κυκλωμάτων

Τμήμα Επιστήμης Υπολογιστών, Πανεπιστήμιο Κρήτης
Χειμερινό Εξάμηνο 2014

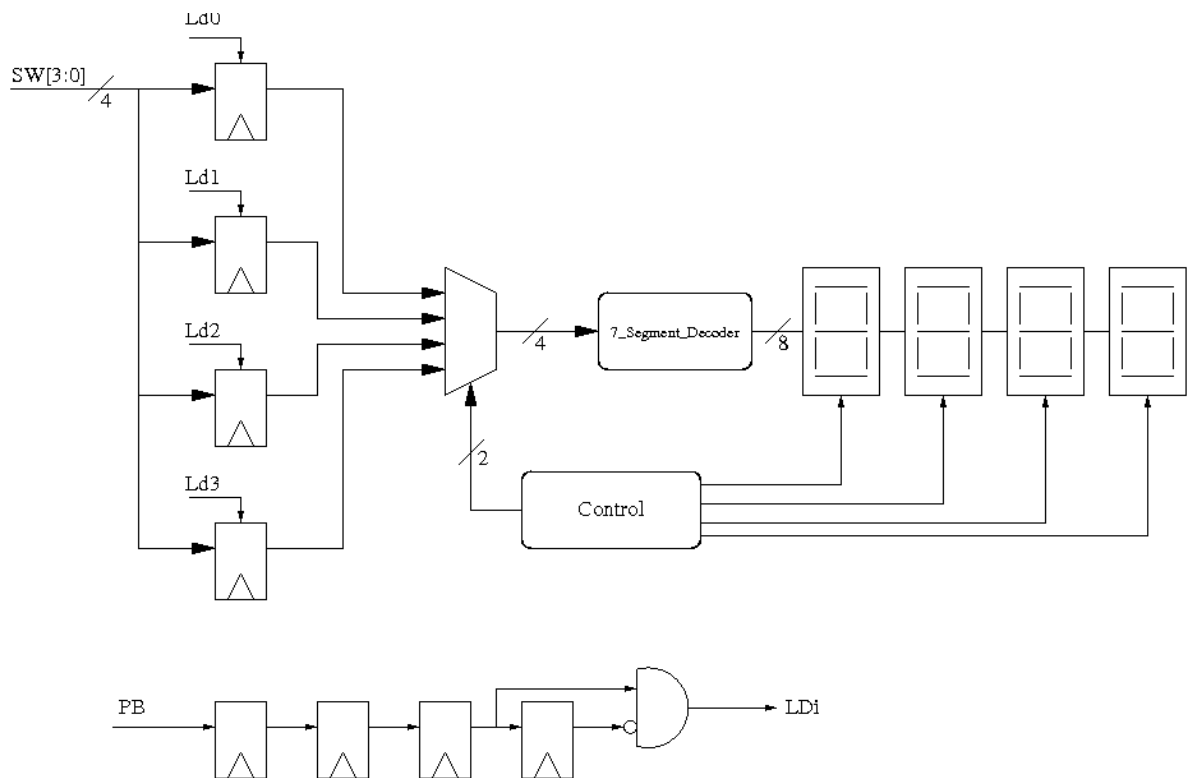
Εργαστήριο 1: Οδήγηση Οθόνης 7 Τμημάτων

15, 16 και 17 Οκτωβρίου 2014

Σκοπός της Εργαστηριακής Άσκησης

Σε αυτήν την Άσκηση θα επιχειρήσουμε να οδηγήσουμε την οθόνη 7 τμημάτων ώστε να δείχνει οποιοδήποτε αριθμό (βάσης 16) θέλουμε. Λεπτομέρειες για την 7-segment display στη σελίδα 4 του εγχειριδίου: http://www.csd.uoc.gr/~hy220/2014f/Basys2_rm.pdf

Θα χρησιμοποιήσουμε 4 διακόπτες και 4 Push buttons. Παρακάτω δίδεται το κύκλωμα που θα πρέπει να υλοποιήσετε.



1.1 Συγγραφή του Κώδικα Verilog και Προσομοίωση

Αφού ετοιμάσατε το σχέδιο του κυκλώματος, θα πρέπει να το μετατρέψετε σε κώδικα Verilog. και να δημιουργήσετε ένα testbench module με το οποίο θα δοκιμάσετε να προσομοιώσετε το σύστημα. Ο κώδικας που περιγράφει τον 7segment αποκωδικοποιητή (7_Segment_Decoder) σας δίνεται έτοιμος, και βρίσκεται στη ιστοσελίδα: http://www.csd.uoc.gr/~hy220/2014f/c7seg_dec.v

1.2 Δημιουργία UCF και Τοποθέτηση

Αφού ολοκληρώσετε τα προηγούμενα βήματα, πρέπει να δημιουργήσετε το Αρχείο Περιορισμών Χρήστη (User Constraints File – UCF) δηλώνοντας τις εισόδους και τις εξόδους που θα χρησιμοποιήσετε στην πλακέτα και την τάση που θα τους ασκήσετε, όπως δείχνει το ucf αρχείο που λάβατε στο εργαστήριο 0 το οποίο είναι κομμάτι του master ucf που έχει δοθεί από τους κατασκευαστές και υπάρχει στο Documentation της πλακέτας στη σελίδα: http://www.csd.uoc.gr/~hy220/2014f/Basys2_100_250General.ucf.

1.3 Παράδοση

Θα δείξετε στους βοηθούς του μαθήματος τις post-RTL και post-PnR κυματομορφές, την λειτουργία του κυκλώματος στην FPGA, και θα παραδώσετε (εκτυπωμένη ή χειρόγραφη) την αναφορά που θα περιέχει την περιγραφή του κυκλώματος σε κείμενο και σε block διάγραμμα. Μπορείτε επίσης να συμπεριλάβετε στην αναφορά σας τις post-RTL και post-PnR κυματομορφές (screenshots).