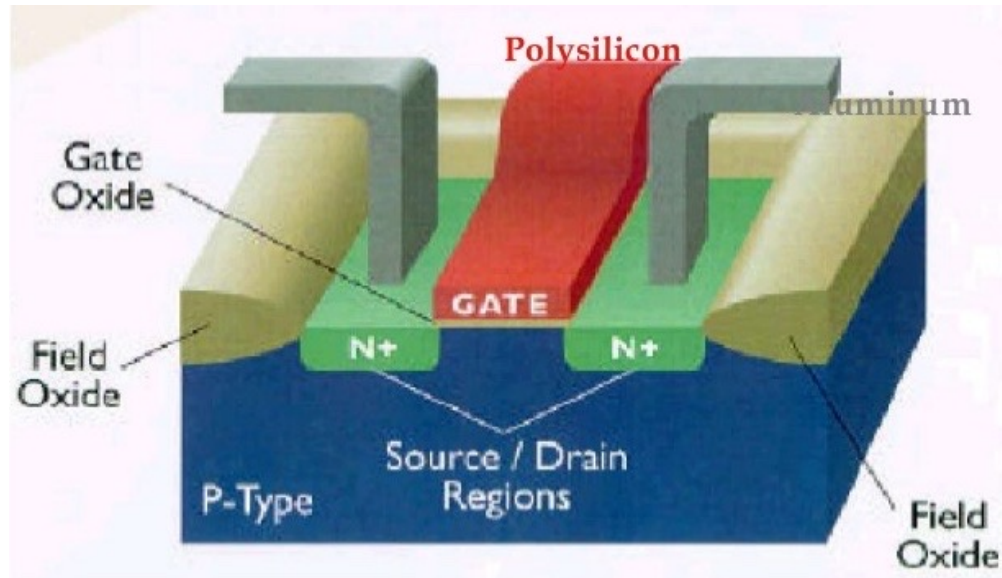


Transistors και Πύλες σε Τεχνολογία CMOS, και τα Chips του Εργαστηρίου

03b (§ 3.6 - 3.10) – 7-9 Οκτ. 2026 – Μανόλης Κατεβαίνης

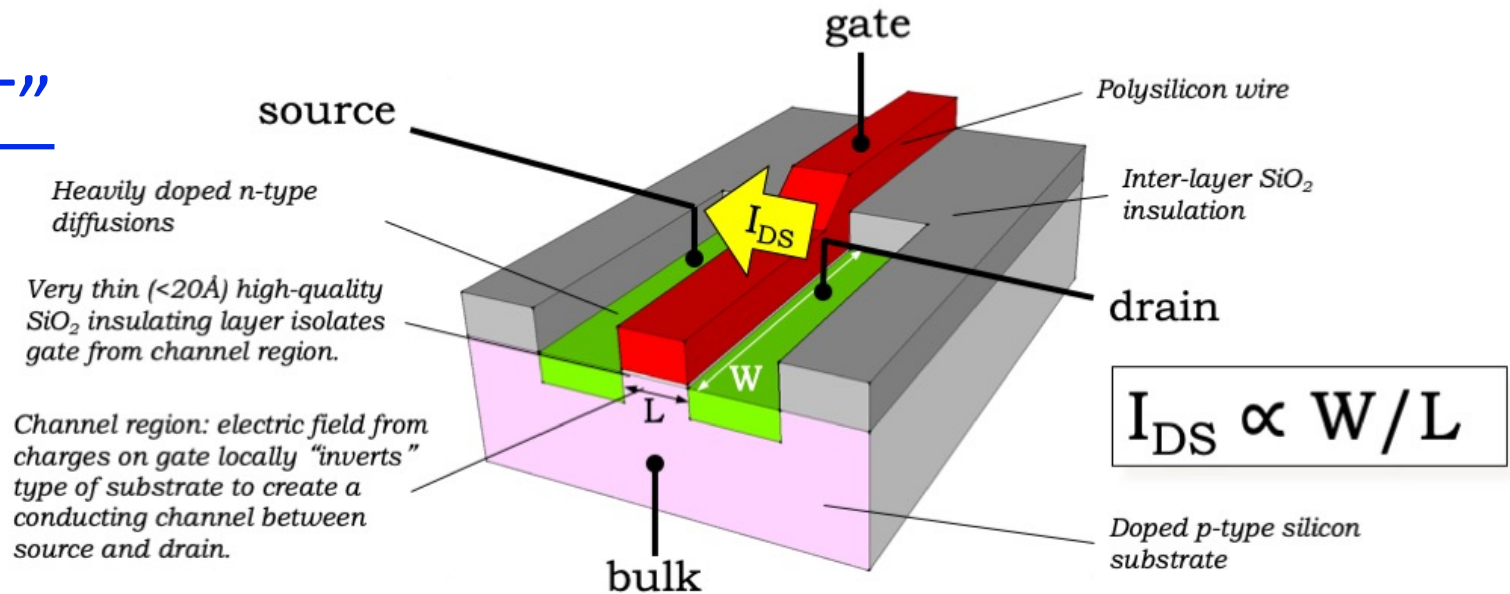
MOS (Metal-Oxide-Semiconductor) Transistors



- Υπόστρωμα Πυριτίου (Si)
 - τετρασθενές, μονοκρύσταλλος, 4 e^- δεσμευμένα
- Προσμίξεις άλλων στοιχείων:
 - πεντασθενές: περισσεύει ένα ηλεκτρόνιο (“N”)
 - τρισθενές: λείπει 1 e^- στην εξωτ. στοιβ. («οπή», “P”)
- Διοξείδιο Πυριτίου (SiO_2):
 - γυαλί – μονωτής
 - πάνω από Si, άλλού παχύ, άλλού λεπτό
- Μεταλλικοί αγωγοί (παλαιά: και η πύλη $\Rightarrow$ ονομασία MOS)

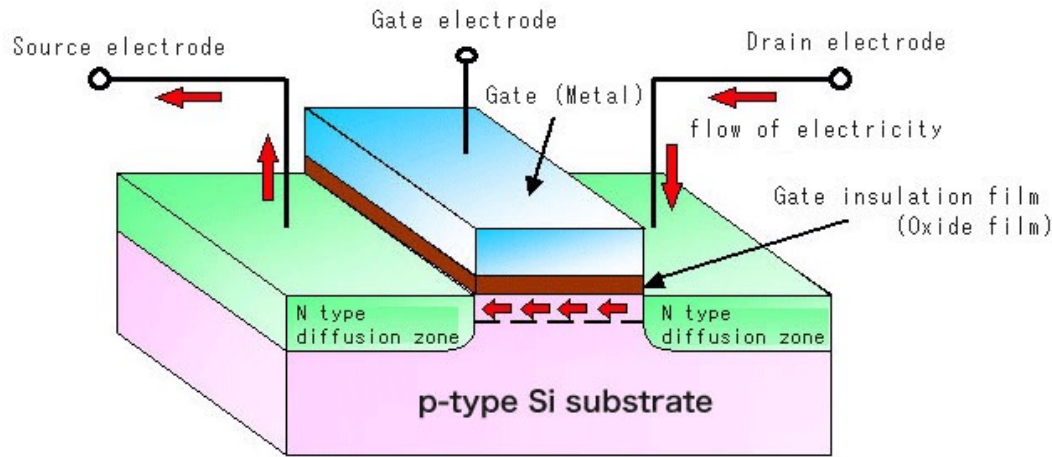
Άλλη όψη του “MOSFET”

N-Channel MOSFET: Physical View

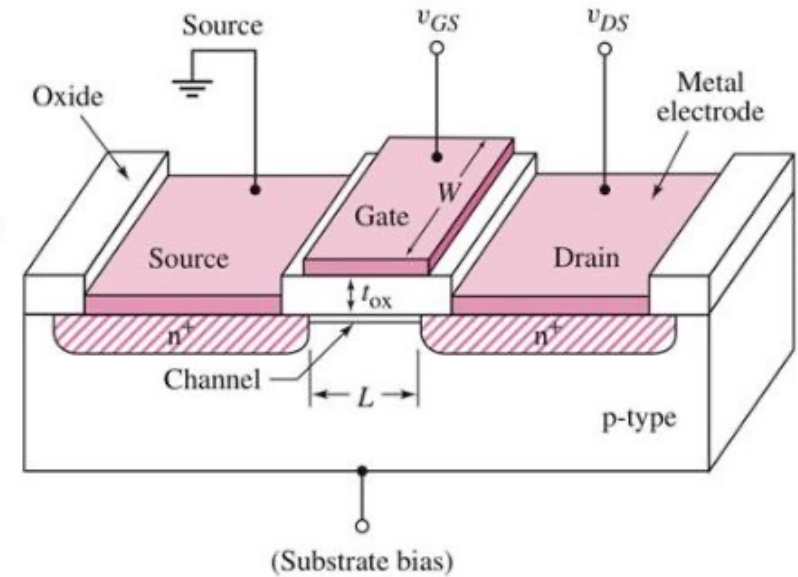


MOSFETs (metal-oxide-semiconductor field-effect transistors) are four-terminal voltage-controlled switches. Current flows between the diffusion terminals if the voltage on the gate terminal is large enough to create a conducting “channel”, otherwise the mosfet is off and the diffusion terminals are not connected.

Το ρεύμα ηλεκτρονίων μέσα στο κανάλι

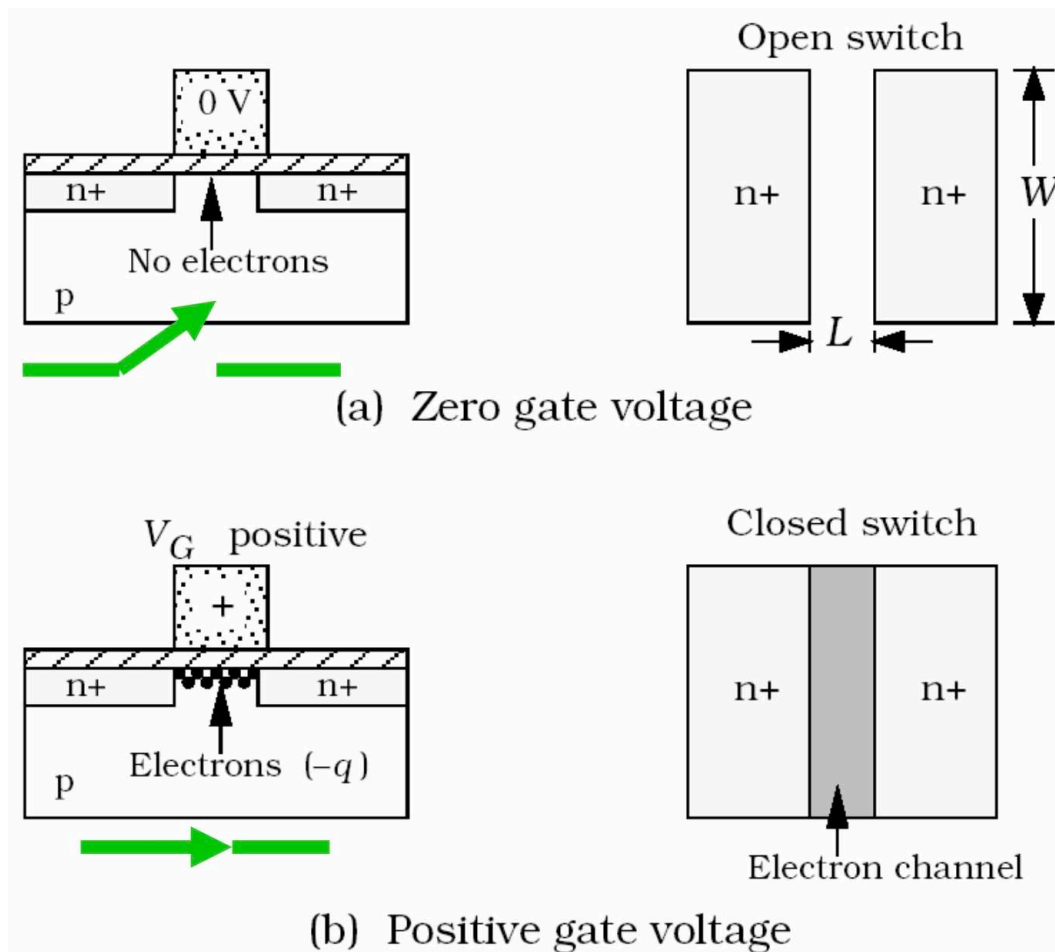


Construction of MOSFET

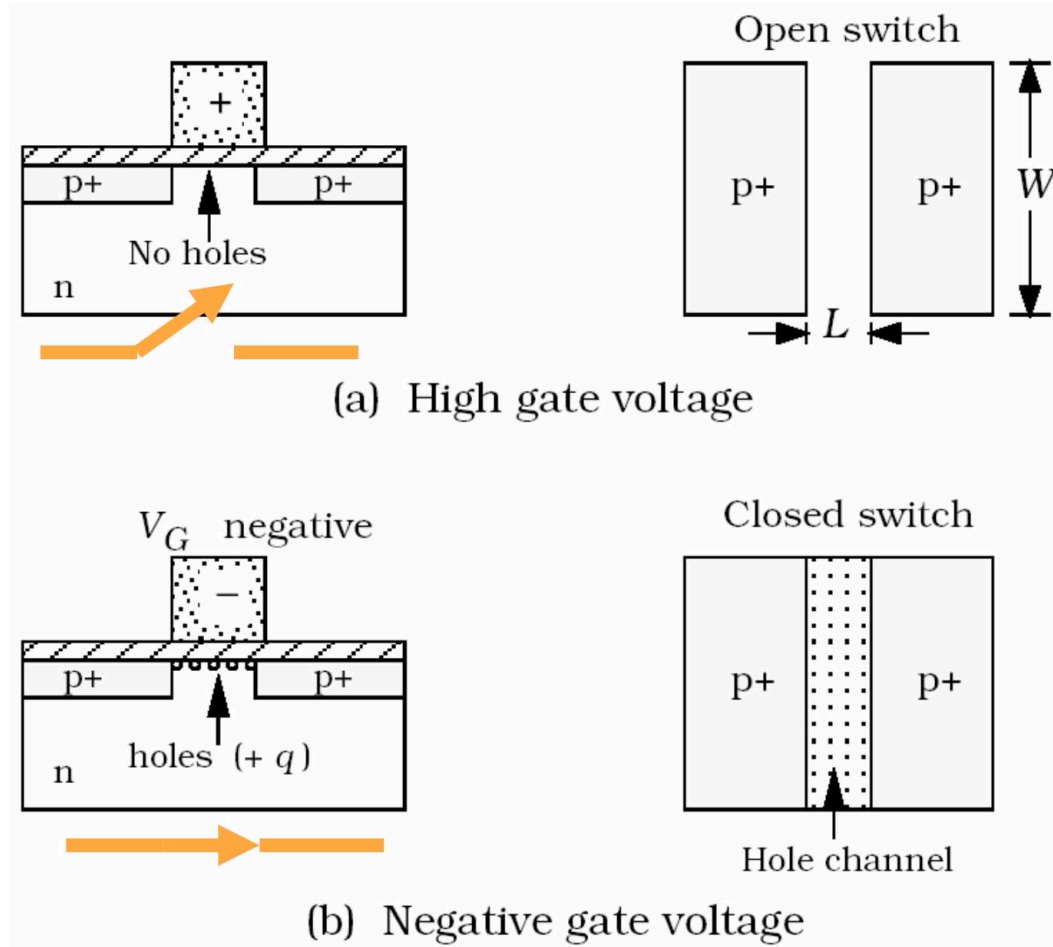


- Όταν η Πύλη «θετική», έλκει και συγκρατεί ηλεκτρόνια στο «κανάλι»: μπορούν να κινούνται από πηγή σε καταβ.

Το τρανζιστορ NMOS σαν «θετικός» διακόπτης



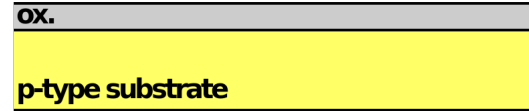
Το τρανζιστορ PMOS σαν «αρνητικός» διακόπτης



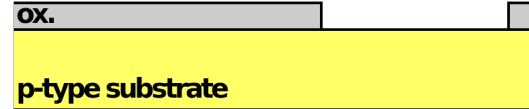
Βήματα Κατασκευής CMOS chips

- επίστρωση φωτοευπαθούς υλικού
- προβολή σχεδίου από μικροφίλμ
- σκληρυμένο φωτοευπαθές ως μάσκα χημικών
- ξανά και ξανά...

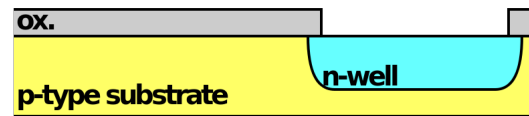
1. Grow field oxide



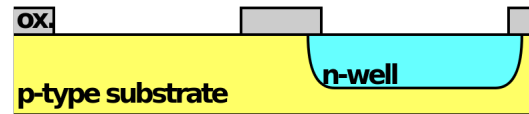
2. Etch oxide for pMOSFET



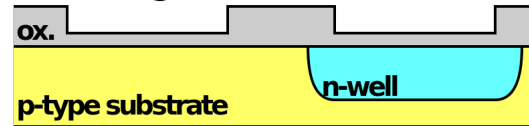
3. Diffuse n-well



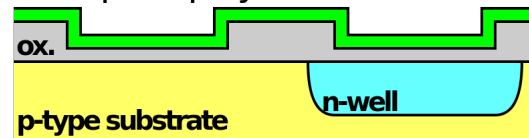
4. Etch oxide for nMOSFET



5. Grow gate oxide



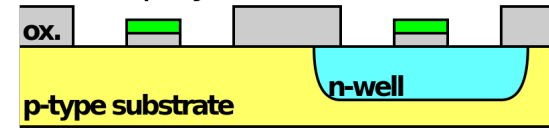
6. Deposit polysilicon



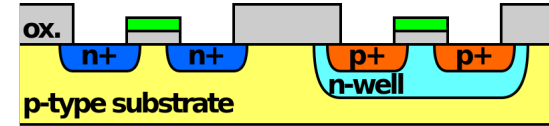
7. Etch polysilicon and oxide



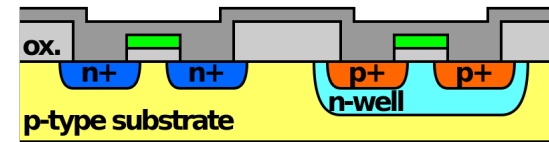
7. Etch polysilicon and oxide



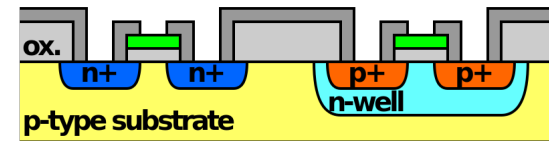
8. Implant sources and drains



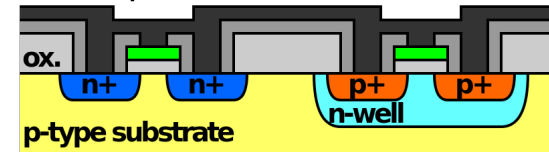
9. Grow nitride



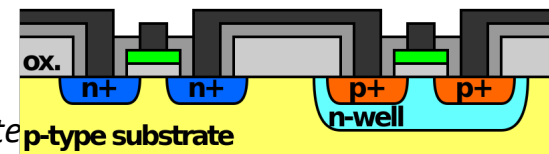
10. Etch nitride



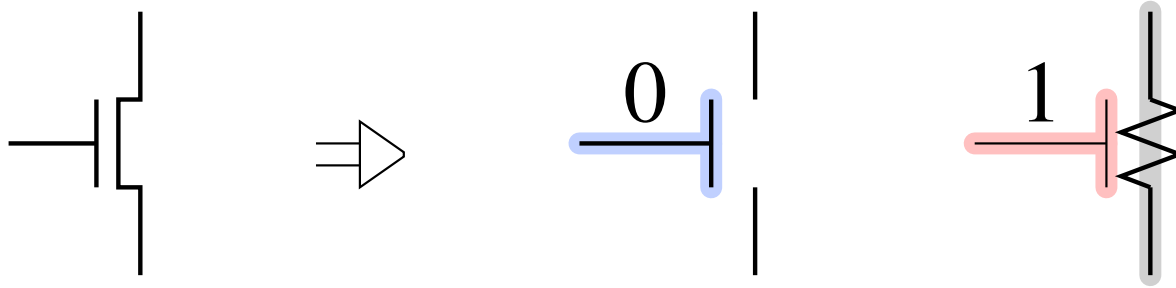
11. Deposit metal



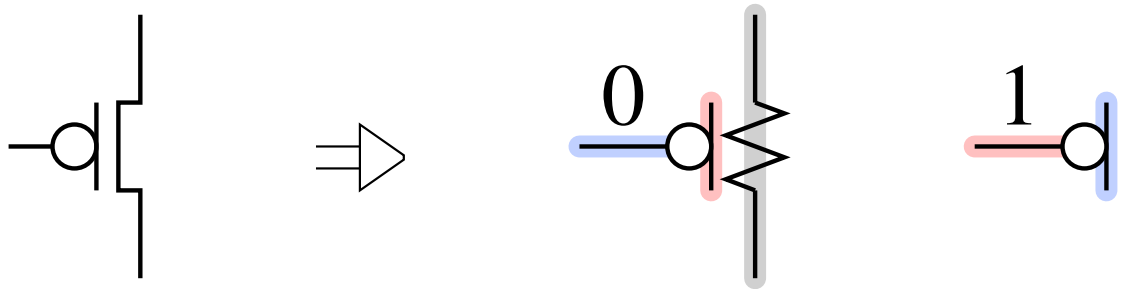
12. Etch metal



Τα τρανζίστορς CMOS ως Διακόπτες

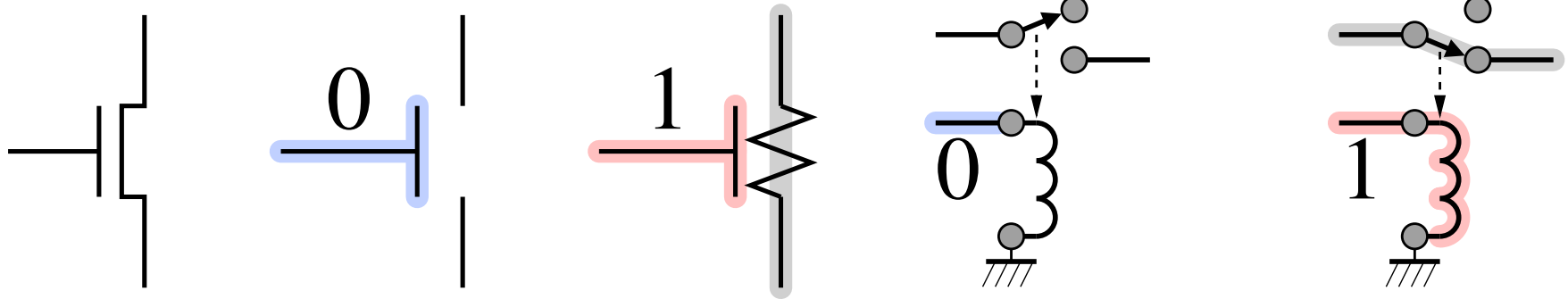


τρανζίστορ NMOS: συμπεριφέρεται ως «θετικός» διακόπτης

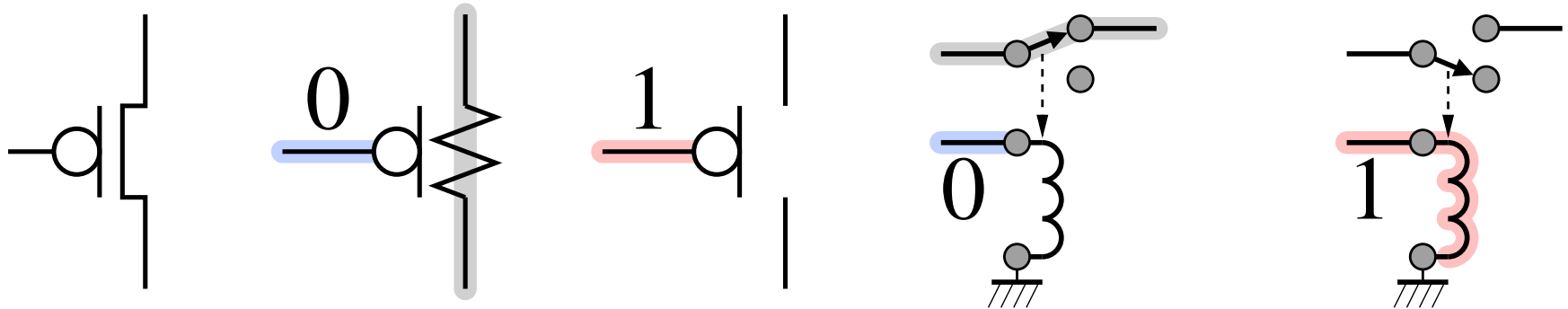


τρανζίστορ PMOS: συμπεριφέρ. ως «αρνητικός» διακόπτης

Τα τρανζίστορς CMOS σαν τις επαφές Ηλεκτρονόμου

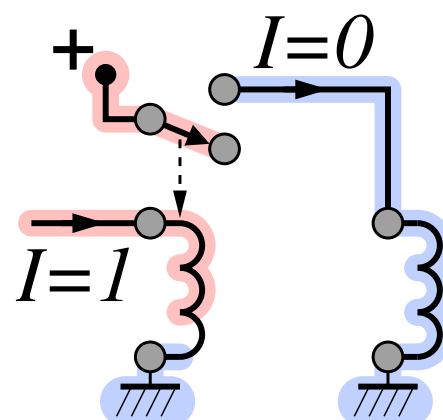
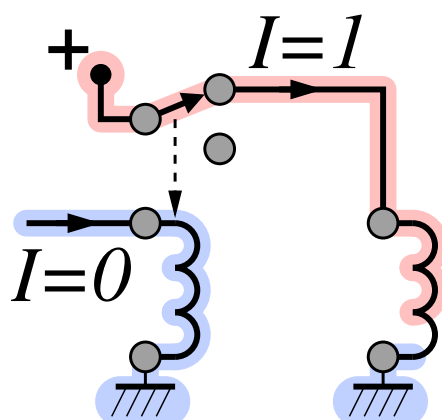
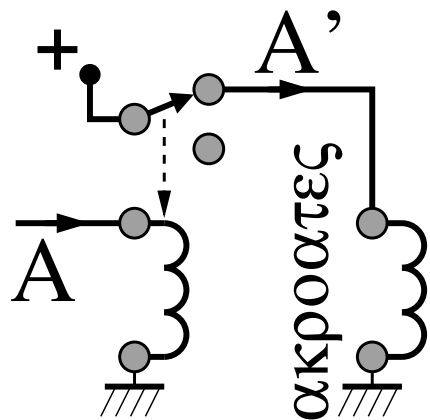


NMOS («θετικός» διακόπτης): όπως κάτω επαφή (ενεργοποίησης) ρελέ

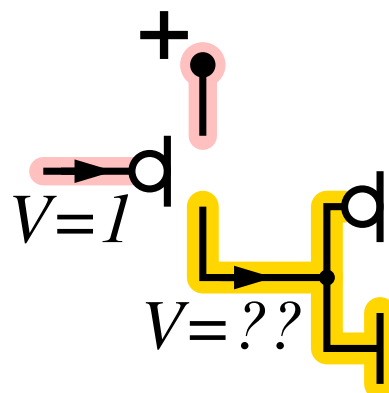
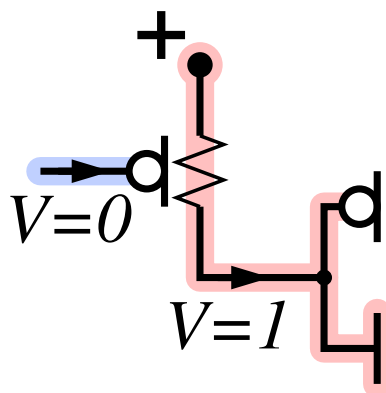
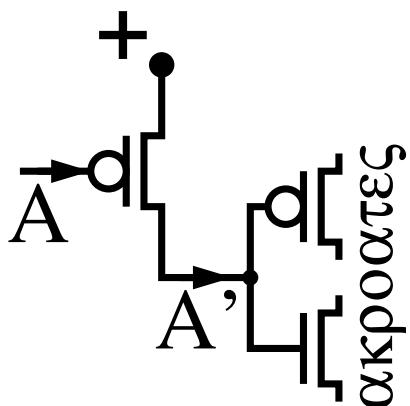


PMOS («αρνητικός» διακόπτης): όπως επάνω επαφή (ηρεμίας) ρελέ

Πύλη NOT: πρώτη προσπάθεια (δεν δουλεύει!)



Ηλεκτρονόμοι:
Ελέγχονται
από
Ρεύμα!

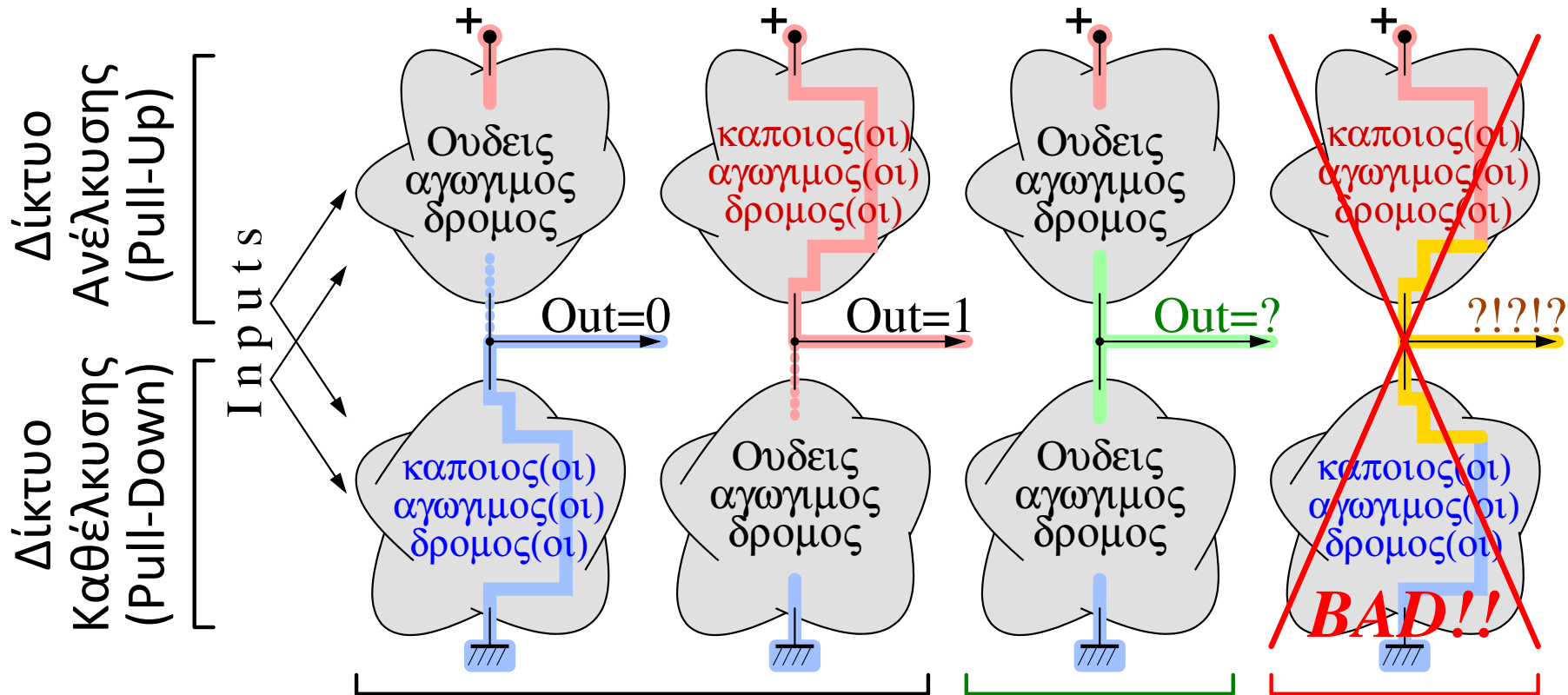


Τι Τάση έχει ένας
κόμβος μονωμέ-
νος από παντού;

- Για λίγα ms, ό,τι φορτίο είχε μείνει: «Δυναμική Μνήμη»
- Ύστερα: Άγνωστο! (Ρεύματα Διαρροής)

Τρανζίστορς CMOS: Ελέγχονται από Τάση!

(Στατικές) Πύλες CMOS: Πάντα οδηγούν την Έξοδο

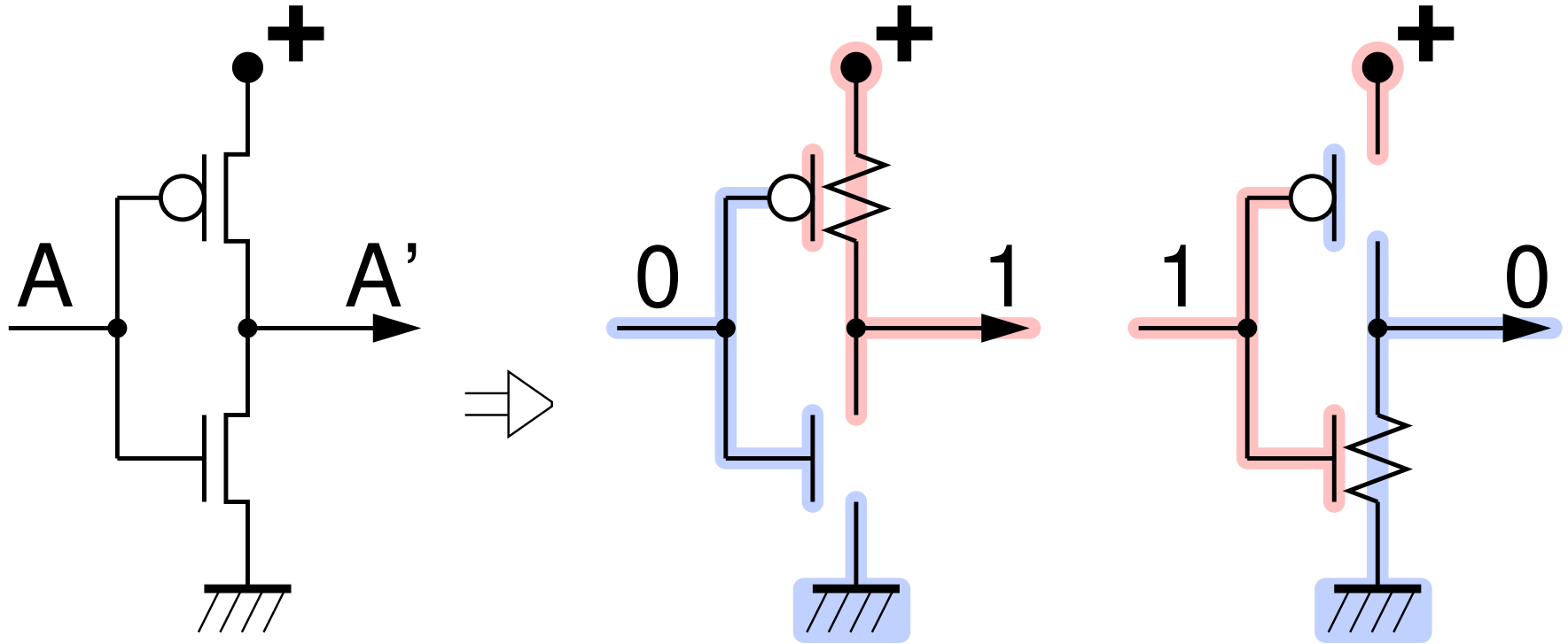


Στατικές Πύλες CMOS
Ένα και μόνον ένα Δίκτυο
(pull-up/pull-down) άγει

Δυναμική Μνήμη
Experts Only!

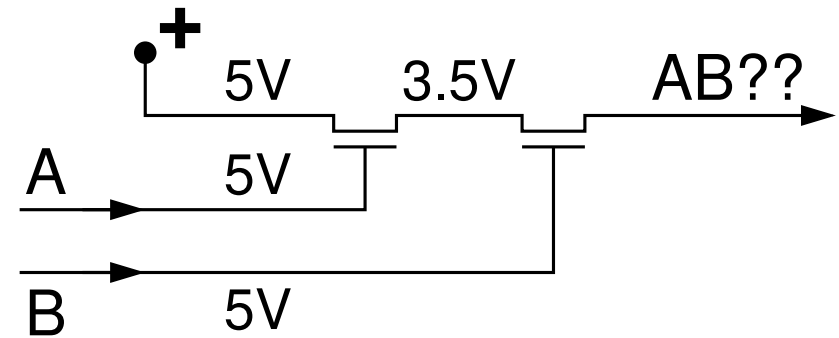
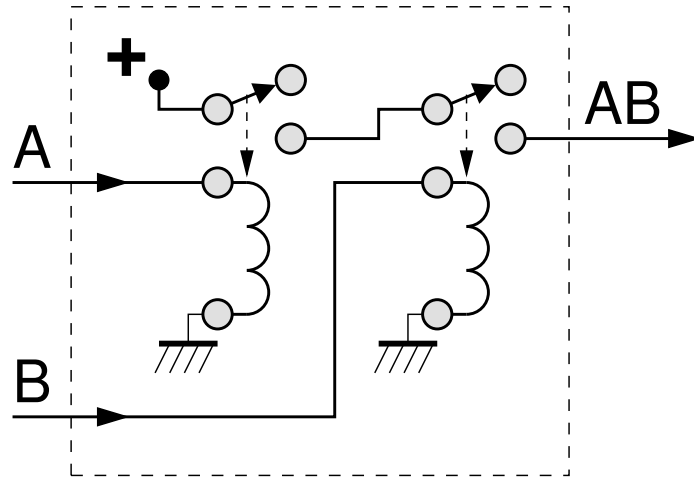
Άγνωστη Τάση,
Καταναλ. Ρευμ.,
Κίνδυνος Υπερθ.

Ο Αντιστροφέας (πύλη NOT) με τρανζίστορς CMOS



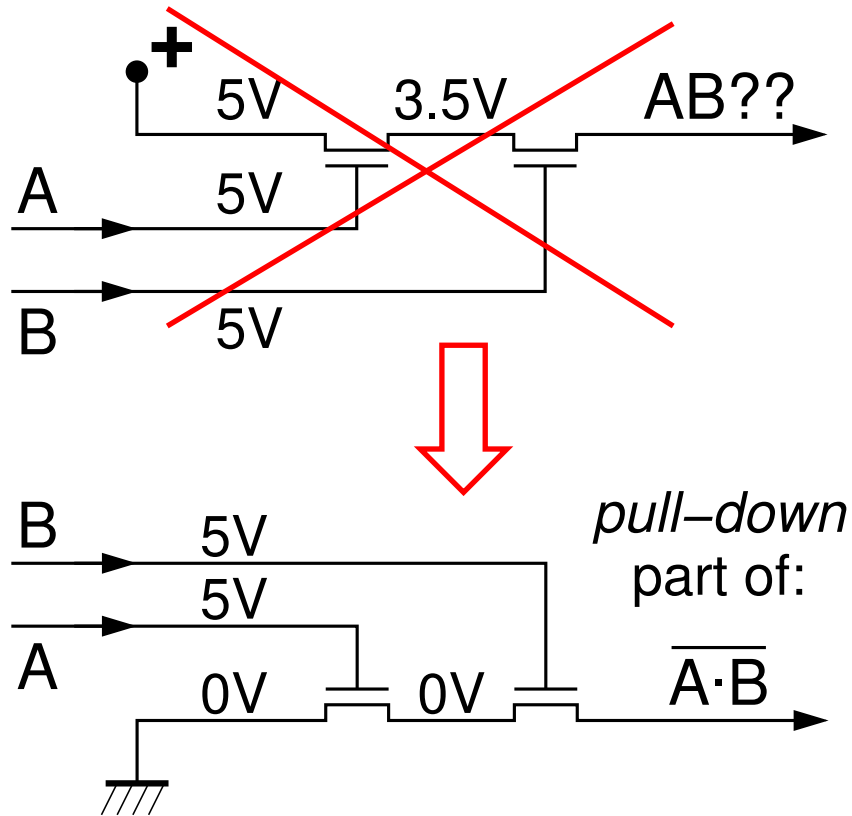
- PMOS όπως και με ηλεκτρονόμους: αρνητική επαφή
- NMOS: τώρα το χρειαζόμαστε και αυτό... (επόμενη διαφ.)

Πύλη AND: πρώτη προσπάθεια (δεν δουλεύει!)



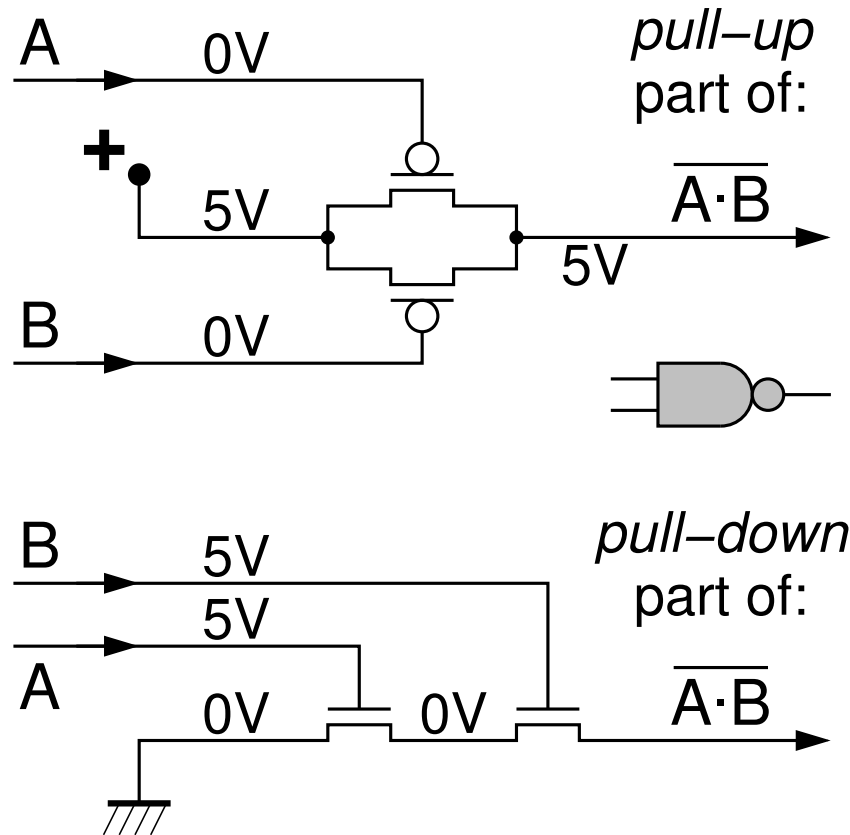
- Τα τρανζίστορες NMOS δεν περνούν καλά τις ψηλές τάσεις
 - για να άγουν, πρέπει η τάση της πύλης τους να είναι σημαντικά υψηλότερη από την τάση της πηγής τους (αρνητική πλευρά καναλιού)
 - στο κύκλωμα δεξιά, για να ανάβει το αριστερό τρανζίστορ, η πηγή του (δεξιά) δεν μπορεί να ανέβει πάνω από ορισμένο όριο: δεν μας κάνει...

Αντιστροφή τάσεων και πολικότητας: Πύλη NAND



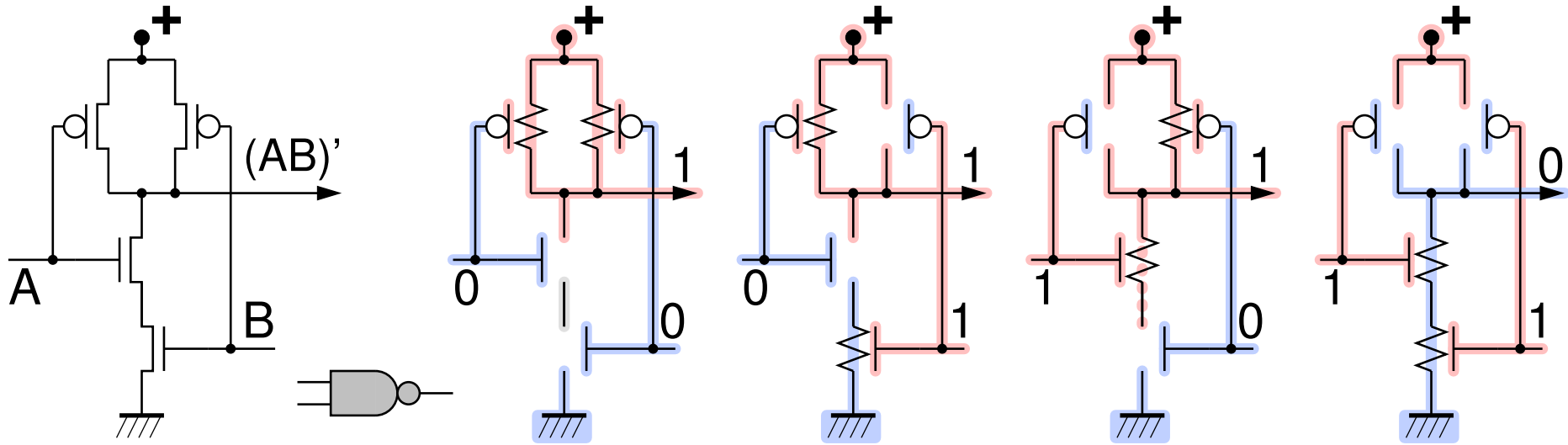
- Τα τρανζίστορς NMOS είναι καλά στην *καθέλκυση*
 - τάση πύλης “1” είναι σημαντικά υψηλότερη από τάση πηγής (0V) $\Rightarrow$ άγουν καλά
- $\Rightarrow$ NMOS εν σειρά δίνουν “0” όταν $A==1$ **ΚΑΙ** $B==1$
- $\Rightarrow$ Σωστή καθέλκυση για πύλη NOT AND $\rightarrow$ “NAND”

Δίκτυο Ανέλκυσης: Δυϊκή τοπολογία, De Morgan



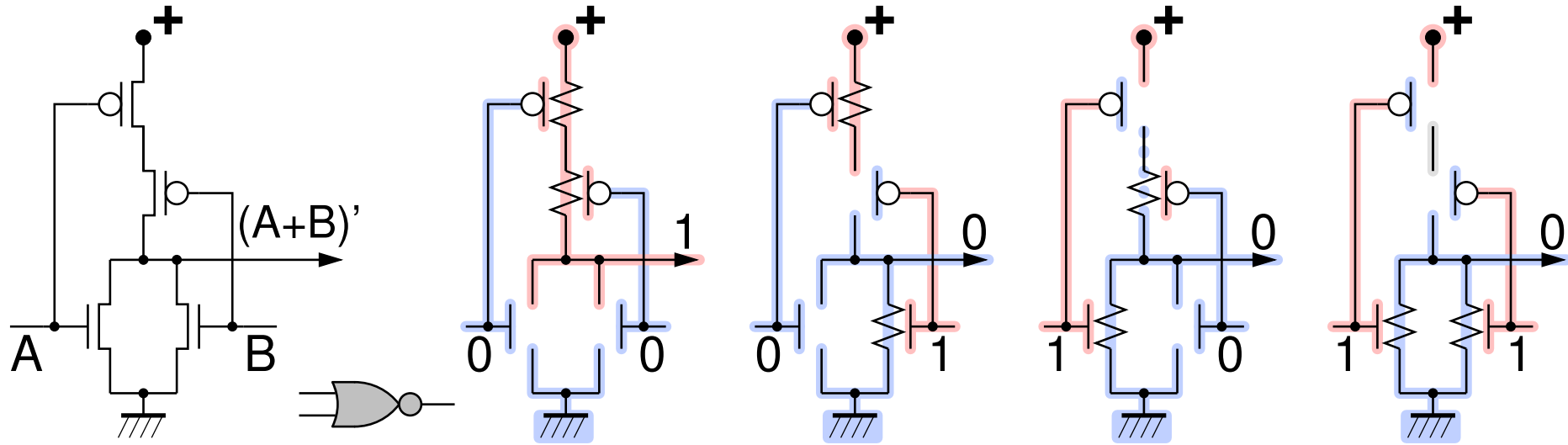
- Τα τρανζίστορες PMOS είναι καλά στην ανέλκυση
- Ανέλκυση = **OXI** Καθέλκυση
 - Ένα και μόνον ένα από τα δίκτυα p_u , p_d είναι πάντα ON
 - πάντα δίνει τάση στην έξοδο
 - ποτέ δεν ξοδεύει (στατ.) ρεύμα
- Δίκτυο p_u = Δυϊκό δικτύου p_d
 - καθέλκυση όταν: $A \cdot B$
 - ανέλκυση όταν: $(A \cdot B)' = A' + B'$

Πύλη NAND: NMOS εν σειρά, PMOS εν παραλλήλω



- Έξοδος = 0 (καθέλκυση ON) όταν $(A==1)$ ΚΑΙ $(B==1)$
- Έξοδος = 1 (ανέλκυση ON) όταν ΟΧΙ (καθέλκυση ON), δηλ. όταν ΟΧΙ $[(A==1)$ ΚΑΙ $(B==1)]$, δηλ. όταν: $(A==0)$ Η $(B==0)$

Πύλη NOR: NMOS εν παραλλήλω, PMOS εν σειρά



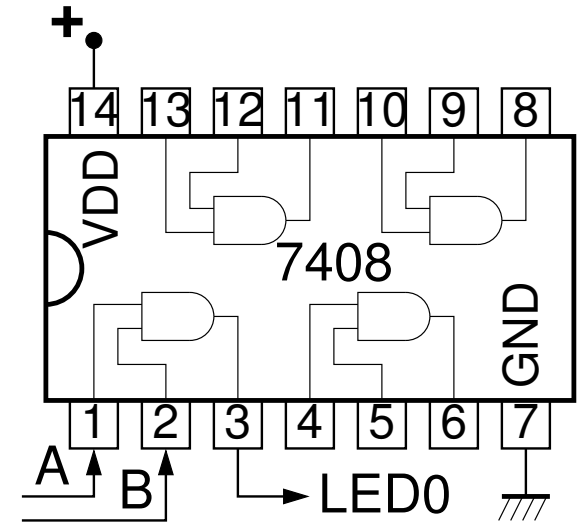
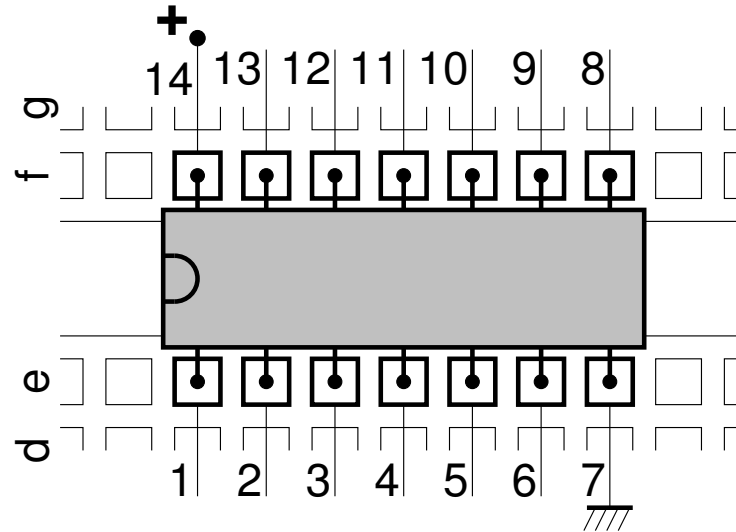
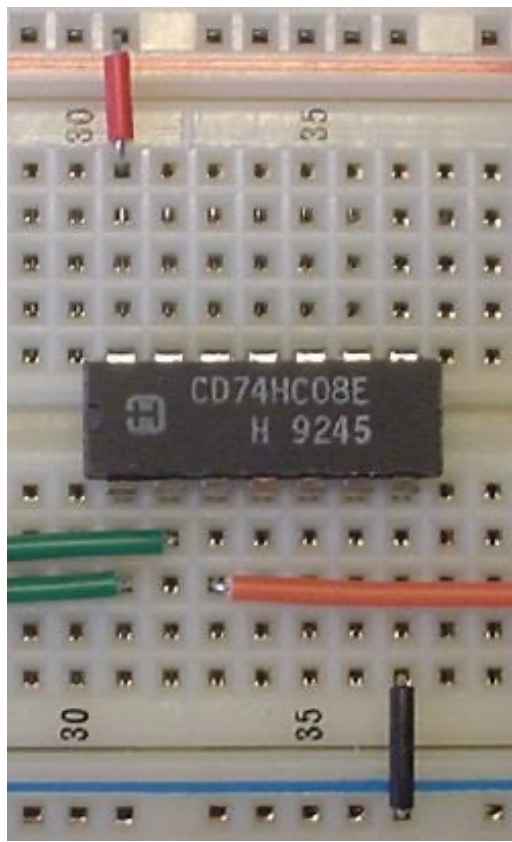
- Έξοδος = 0 (καθέλκυση ON) όταν $(A==1) \underline{\text{Η}} (B==1)$
- Έξοδος = 1 (ανέλκυση ON) όταν ΟΧΙ (καθέλκυση ON), δηλ. όταν ΟΧΙ $[(A==1) \underline{\text{Η}} (B==1)]$, δηλ. όταν: $(A==0) \underline{\text{ΚΑΙ}} (B==0)$

Οι (στατικές) πύλες CMOS είναι πάντα Αντιστρέφουσες

«Άνοδος» κάποιας εισόδου από 0 σε 1 είτε δεν επηρεάζει την έξοδο, είτε προκαλεί «κάθοδο» της εξόδου από 1 σε 0

- Το δίκτυο καθέλκυσης (στατικών) CMOS πάντα με τρανζ. NMOS
⇒ Άνοδος κάποιας εισόδου ανάβει κάποιο(α) τρανζ. καθέλκυσης
⇒ Άνοδος κάποιας εισόδου ⇒ δίκτυο καθέλκυσης: είτε μένει σβηστό (εάν τρανζ. που άναψε εν σειρά με σβηστό), είτε ανάβει
- Το δίκτυο ανέλκυσης (στ.) CMOS πάντα με τρανζίστορς PMOS
⇒ Άνοδος κάποιας εισόδου σβήνει κάποιο(α) τρανζ. ανέλκυσης
⇒ Άνοδος κάποιας εισόδου ⇒ δίκτυο ανέλκυσης: είτε μένει αναμένο (εάν τρανζ. που έσβησε εν παραλλήλω με αναμένο), είτε σβήνει

Τα Chips στο Εργαστήριο

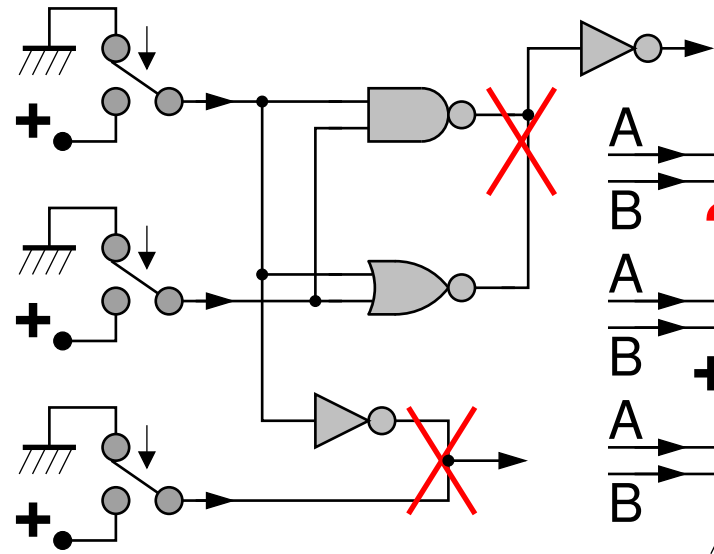
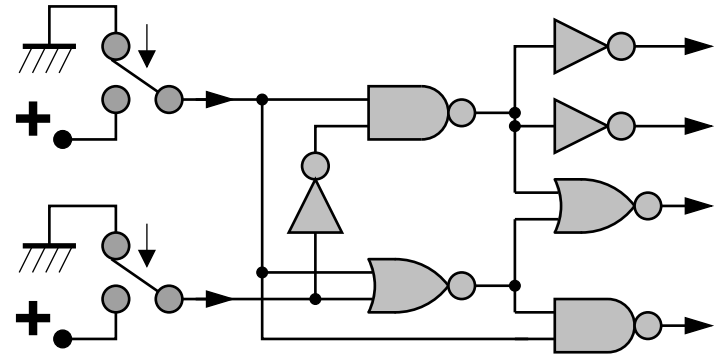


- Σακκουλάκι με δικά σας, έως Ιανουάριο
- Προσοχή – τα ποδαράκια στραβώνουν
- Εγκοπή αριστερά, αρίθμηση pins από κάτω αριστερά
- συνήθως γείωση κάτω δεξιά, τροφοδοσία πάνω αριστερά

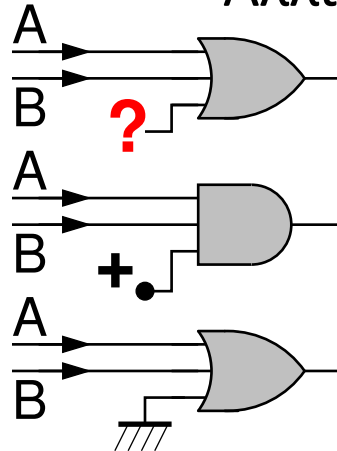
Πώς να (μην) καταστρέψετε/κάψετε τα Chips (1/2)

- **Στατικός Ηλεκτρισμός:** *Εκφορτιστείτε!*
 - αγγίξτε κάτι γειωμένο πριν τα πιάσετε, και συχνά όσο εργάζεστε
 - την μεταλλική πλάκα αριστερά (ή την (αγώγιμη) επιφάνεια εργασίας, υδραυλ. σωλήνες, τρίτο ποδαράκι πρίζας σούκο, κλπ.)
- Φτιάξτε το κύκλωμα με *σβηστό* τροφοδοτικό
 - ελέγξτε το έτοιμο κύκλωμα καλά πριν ανάψτε το τροφοδοτικό
 - αγγίζετε τα chips να σιγουρευτείτε ότι δεν καίνε, αφού το ανάψτε
- Προσανατολισμός chips και αρίθμηση των pins: σωστά;;
- *Προσοχή:* Γείωση – Τροφοδοσία στα σωστά pins!
- *Βραχυκυκλώματα Εξόδων;;* (επόμενη διαφάνεια)

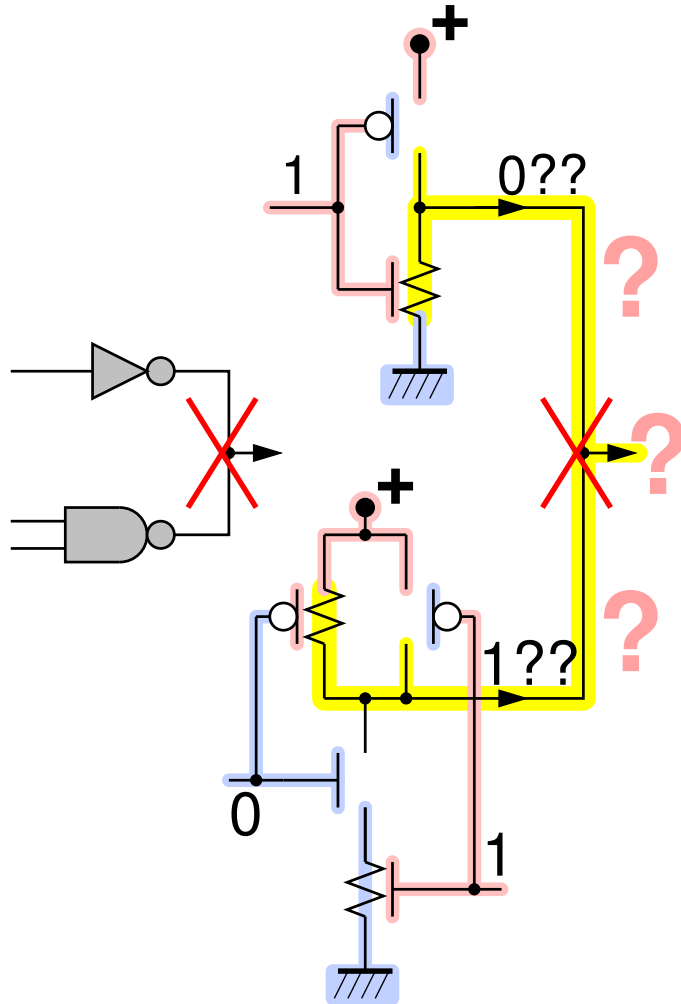
Πώς να (μην) κάψετε τα Chips (2/2): βραχυκυκλώματα!



- Για κάθε ηλ. κόμβο, μία και μόνο μία «πηγή πληροφορίας» να τον οδηγεί!
- Έξοδος πύλης = πηγή πληροφορίας
- Εξωτ. είσοδος (διακόπτης, κλπ) = πηγή
- Πόλοι τροφοδοσίας (γή, "+") = πηγές
- Αλλιώς: «τσακωμός» ποιός δίνει τιμή
- Ανοικτοκύκλωμα (ασύνδετη είσοδος πύλης) σε CMOS = άγνωστη τιμή (θόρυβος)! $\neq 0$, $\neq 1$
- Αχρησιμοποίητες εισοδοί πρέπει να συνδέονται: "-" ή "+"

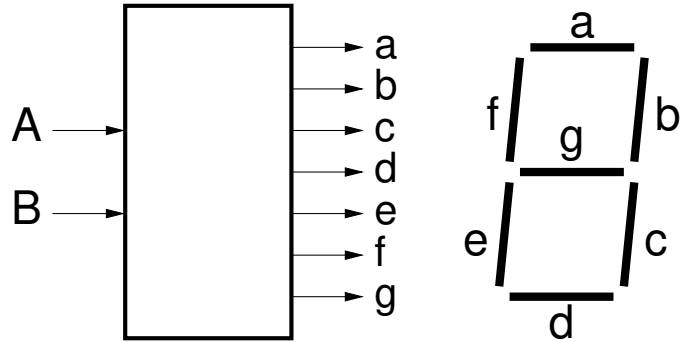


Βραχυκύκλωμα Εξόδων = Πολύ Ρεύμα, Υπερθέρμανση



- Η μία πύλη-πηγή λέει “0”
- Η άλλη πύλη-πηγή λέει “1”
- Ο κόμβος θα έχει *μία* τάση
- Τι τάση;; Μάλλον άκυρη!!
- Καθέλκυση πρώτης πύλης ON
- Ανέλκυση δεύτερης πύλης ON
- Πολύ ρεύμα!
- Υπερθέρμανση! – Κίνδυνος!!
- Σπατάλη Ενέργειας!

Ασκ. 3.11-13: Σύνθεση Κυκλ. από Πίνακα Αληθείας



A	B	Οθονη
0	0	
0	1	
1	0	
1	1	

A	B	a	b	c	d	e	f	g
0	0	1	1	1	0	1	1	1
0	1	0	0	1	1	1	1	1
1	0	0	0	0	1	1	0	1
1	1	0	1	1	1	1	0	1

- $e = g = 1$
- $f = A'$
- $d = A + B$
- $a = d' = (A + B)'$
- $c = A' + B$
- $b = equal.f = A \cdot B + A' \cdot B'$
- Μεθοδικότερος τρόπος: επόμ. §4