

Εργαστήριο 3: Συνδυαστικά Κυκλώματα, Πύλες, IC's

12 - 15 Οκτωβρίου 2009 (βδομάδα 4)

Διδασκαλίες βδομάδας 4: Δευτέρα 12, Τετάρτη 14, και Παρασκευή 16 Οκτωβρίου

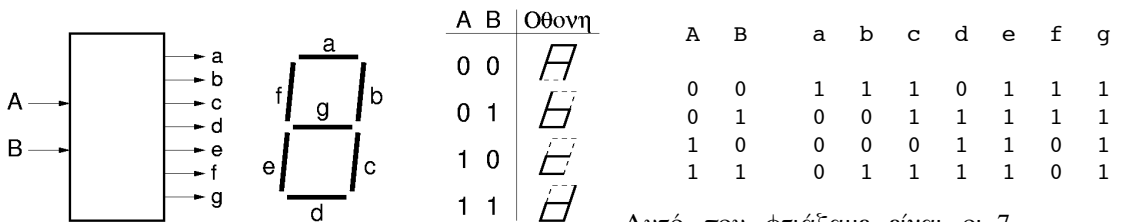
Προσοχή: Πριν το εργαστήριο, δηλαδή κανονικά από 8 έως 10 Οκτωβρίου (βδομάδα 3), πρέπει να περάσετε από το γραφείο του κ. Κρασά, Β-220 στο προκατασκευασμένο κτήριο, ώρες **8:30 - 14:30**, για να παραλάβετε τα chips του εργαστηρίου --βλ. §3.6. Τα chips αυτά **πρέπει** να τα επιστρέψετε στο ίδιο μέρος μέχρι τις 22 Ιανουαρίου 2010, αλλιώς θα θεωρηθεί ότι αποτύχατε στο μάθημα.

[Βιβλία: *προαιρετικά* μπορείτε να διαβάσετε τις σελίδες: Wakerly: **93-117** (§3.1-3.4) (και για μελέτη **πέραν** της ύλης του μαθήματος: §3.5 (σελ. 117-134))- Mano: **77-86, 580-588** (§2.7-2.8, 10.7-10.8)].

3.1 Σύνθεση Συνδυαστικών Κυκλωμάτων από τον Πίνακα Αληθείας τους

Συνδυαστικά λέγονται τα ψηφιακά κυκλώματα των οποίων οι έξοδοι είναι συναρτήσεις *μόνο της παρούσας τιμής* των εισόδων, και όχι οιασδήποτε παρελθούσας τιμής, δηλαδή τα ψηφιακά κυκλώματα που δεν έχουν "μνήμη". Η λογική συμπεριφορά των συνδυαστικών κυκλωμάτων (δηλαδή οι ψηφιακές τιμές των εξόδων τους, αγνοώντας θέματα καθυστέρησης, θορύβου, κλπ) περιγράφεται και προδιαγράφεται πλήρως από τον *Πίνακα Αληθείας* τους, δηλαδή από τον πίνακα που λέει τι τιμή παίρνουν οι έξοδοί τους για καθ' ένα από τους δυνατούς συνδυασμούς τιμών των εισόδων τους. Μέχρι τώρα, οι λογικές συναρτήσεις (AND, OR, NOT) που θέλαμε να υλοποιήσουμε δίνονταν έτοιμες, όπως αυτές προέκυπταν από τη διατύπωση του προς επίλυση προβλήματος. Τώρα θα δούμε τι κάνουμε όταν η διατύπωση του προβλήματος ξεκινά με δοσμένο τον πίνακα αληθείας μόνο, ή όταν επιδιώκουμε την απλοποίηση δοσμένων λογικών συναρτήσεων.

Θα χρησιμοποιήσουμε, αρχικά, το παράδειγμα συνδυαστικού κυκλώματος δύο εισόδων και επτά εξόδων που φαίνεται εδώ. Οι έξοδοι οδηγούν τις 7 φωτοεκπομπές διόδους της ένδειξης 7 τμημάτων (§ 2.1), σε τρόπον ώστε να εμφανίζονται σε αυτήν τα "γράμματα" A, b, c, και d, όταν οι εισοδοί είναι 00, 01, 10, και 11, αντίστοιχα. Για να επιτευχθούν τα σχήματα αυτά της οθόνης, πρέπει η κάθε έξοδος να έχει τις τιμές που δείχνει ο παρακάτω πίνακας στον καθένα από τους 4 συνδυασμούς τιμών των εισόδων· τιμή 1 προκαλεί άναμα της αντίστοιχης LED, ενώ τιμή 0 σημαίνει LED σβηστή:

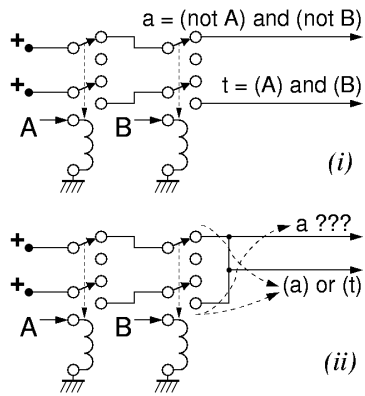


Αυτό που φτιάξαμε είναι οι 7 πίνακες αληθείας των 7 συνδυαστικών κυκλωμάτων που θα παράγουν τις 7 εξόδους a, b, ..., g, σαν ψηφιακές δυαδικές συναρτήσεις των 2 εισόδων A και B. Η επόμενη δουλειά μας είναι, με βάση αυτούς τους πίνακες, να φτιάξουμε τα αντίστοιχα κυκλώματα, χρησιμοποιώντας τις λογικές πράξεις (§ 1.1) AND, OR, NOT, και τις υλοποιήσεις τους με διακόπτες ή ηλεκτρονόμους. Αυτό θα το κάνουμε αναγνωρίζοντας, από τον κάθε πίνακα αληθείας, τη λογική συνάρτηση που αυτός αναπαριστά. Προς στιγμήν θα κάνουμε την αναγνώριση αυτή "πρόχειρα", χωρίς συγκεκριμένη μέθοδο, και στο επόμενο εργαστήριο θα αναπτύξουμε μία μέθοδο που θα μας επιτρέπει ευκολότερη αναγνώριση "με το μάτι", γράφοντας τις τιμές της συνάρτησης σ' ένα διδιάστατο πίνακα, αντί σε μία κατακόρυφη στήλη. Η πρόχειρη αναγνώριση μας οδηγεί στις λογικές συναρτήσεις:

- a = (OXI A) ΚΑΙ (OXI B)
- b = [(OXI A) ΚΑΙ (OXI B)] Ή [(A) ΚΑΙ (B)]
- c = (OXI A) Ή (B)
- d = (A) Ή (B), f = (OXI A)
- e = 1, g = 1

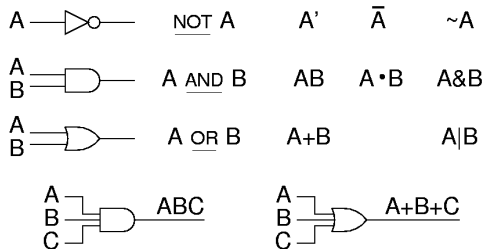
3.2 Οι Κίνδυνοι λόγω Αμφίδρομων Επιδράσεων

Βλέποντας κανείς τις παραπάνω εξισώσεις, παρατηρεί ότι η έξοδος b χρησιμοποιεί σαν πρώτο κομμάτι της την ίδια συνάρτηση όπως και η έξοδος a . Αυτό μπορούμε να το εκμεταλλευτούμε κατασκευάζοντας πρώτα τις δύο απλούστερες λογικές συναρτήσεις: $a = (\text{ΟΧΙ } A) \text{ ΚΑΙ } (\text{ΟΧΙ } B)$, $t = (A) \text{ ΚΑΙ } (B)$ · στη συνέχεια, την μεν έξοδο a την έχουμε έτοιμη, την δε έξοδο b την φτιάχνουμε σαν $b = a \text{ Η } t$. Στο σχήμα, μέρος (i), φαίνεται η κατασκευή των συναρτήσεων a και t με ηλεκτρονόμους. Στο μέρος (ii), γίνεται μία προσπάθεια κατασκευής του λογικού Η των a και t μέσω σύνδεσής τους εν παραλλήλω, προκειμένου να κατασκευαστεί η έξοδος $b = a \text{ Η } t$. Η συνέπεια είναι ότι το μέν λογικό Η κατασκευάστηκε σωστά, όμως η έξοδος που πριν ήταν η συνάρτηση a τώρα έχει αλλάξει (έγινε η ίδια με την έξοδο b) και δεν αποτελεί πλέον τη συνάρτηση $(\text{ΟΧΙ } A) \text{ ΚΑΙ } (\text{ΟΧΙ } B)$ όπως αρχικά θέλαμε! Ο λόγος είναι η αμφίδρομη διάδοση της ηλεκτρικής επίδρασης μέσω των απλών συρμάτων: κάνοντας την παράλληλη σύνδεση, δηλαδή λογικό Η , "από" τα κυκλώματα a και t "προς" την έξοδο b , να μεν τροφοδοτείται σωστά η έξοδος b , πλην εισάγεται και η "αντίστροφη" επίδραση από το κύκλωμα t προς το κύκλωμα a · έτσι, όπως δείχνει και το βέλος, μπορεί υπό ορισμένες εισόδους ($A=B=1$) το μεν αρχικό κύκλωμα να μην τροφοδοτούσε την έξοδο a με ρεύμα, ενώ στη νέα διάταξη (ii) το κύκλωμα t να τροφοδοτεί με ρεύμα όχι μόνο την έξοδο b , ως όφειλε, αλλά και την a , πράγμα λανθασμένο. Τους κινδύνους αυτούς αντιμετωπίζουμε χρησιμοποιώντας --όποτε δεν υπάρχει σοβαρός περί του εναντίου λόγος-- "ασφαλή" κυκλώματα με μονόδρομη ροή της πληροφορίας και των επιδράσεων, όπως περιγράφεται παρακάτω.

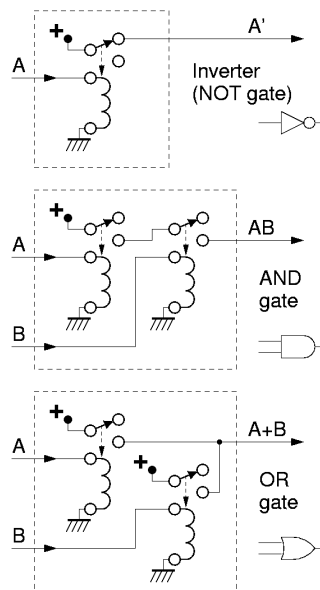


3.3 Λογικές Πύλες: Συνθέσιμα, Μονόδρομα Κυκλώματα

Όπως είπαμε στην § 2.2, χρειαζόμαστε ψηφιακά κυκλώματα **συνθέσιμα**, που να μπορούμε δηλαδή να τα συνδέουμε ελεύθερα το ένα με το άλλο προκειμένου έτσι να φτιάχνουμε ολοένα και συνθετότερα ψηφιακά συστήματα. Πρέπει επομένως η σύμβαση αναπαράστασης των ψηφιακών τιμών να είναι ίδια στις εισόδους και στις εξόδους, ώστε η κάθε έξοδος τους να μπορεί να τροφοδοτήσει κατευθείαν μία ή περισσότερες εισόδους άλλων τέτοιων κυκλωμάτων. Τέτοια ψηφιακά κυκλώματα που υλοποιούν τις στοιχειώδεις λογικές πράξεις **ΚΑΙ**, **Η**, **ΟΧΙ** (καθώς και μερικές άλλες παρεμφερείς) τα λέμε **Λογικές Πύλες**, και τα συμβολίζουμε όπως φαίνεται στο σχήμα. Ειδικά για τη λογική αντιστροφή, το κατ' εξοχή σύμβολό της είναι ο μικρός κύκλος στη μύτη του τριγώνου --το τρίγωνο, κατά βάση, συμβολίζει ενίσχυση.



Τα σύμβολα αυτά υποδεικνύουν πάντα κυκλώματα με **μονόδρομη ροή της πληροφορίας** από τις εισόδους τους (αριστερά στο σχήμα) προς τις εξόδους τους (δεξιά στο σχήμα), και ποτέ αντίστροφα. Με άλλα λόγια, στα (συνδυαστικά) αυτά κυκλώματα, η τιμή της εξόδου τους καθορίζεται από τις τιμές των εισόδων τους (και μόνο), ενώ οι τιμές των εισόδων τους ουδώς επηρεάζονται από το τι συμβαίνει στις εξόδους τους· αυτό μας προφυλάσσει από τους κινδύνους που είδαμε παραπάνω (§ 3.2), έστω και αν μερικές φορές μας κοστίζει περισσότερο απ' όσο άλλα, πιά "επικίνδυνα" κυκλώματα (βλ. § 3.5).



Οι παραπάνω λογικές πύλες μπορούν να υλοποιηθούν με ηλεκτρονόμους (§ 2.3), όπως φαίνεται δίπλα, αν και σήμερα σπανιότατα χρησιμοποιούνται τέτοιες υλοποιήσεις. Εδώ, η

αναπαράσταση των ψηφιακών τιμών είναι: "0" = ανοικτό κύκλωμα (μηδέν ρεύμα), και "1" = ψηλή τάση με δυνατότητα παροχής επαρκούς ρεύματος. Όπως πάντα, η βασική ιδέα της πράξης ΚΑΙ είναι η σύνδεση διακοπών εν σειρά, ενώ για την πράξη Ή θέλουμε διακόπτες εν παράλληλο. Παρατηρήστε ότι και τα τρία αυτά κυκλώματα εγγυώνται τη μονόδρομη ροή της πληροφορίας που προδιαγράψαμε παραπάνω, αφού το κύκλωμα των διακοπών των ηλεκτρονόμων (έξοδος πύλης) είναι αδύνατον να επηρεάσει την τάση ή το ρεύμα του πηνίου τους (είσοδοι πύλης).

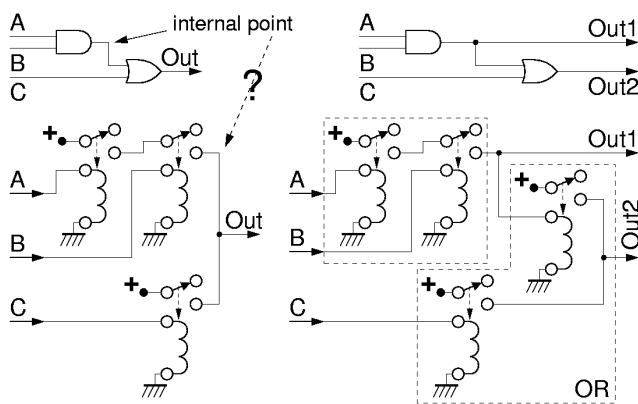
Όταν γράφουμε τις λογικές πράξεις σε μορφή κειμένου ή εξισώσεων, επειδή οι λέξεις **και**, **ή**, **όχι** πίνουν πολύ χώρο, έχουν υιοθετηθεί στη διεθνή βιβλιογραφία άλλα, συντομότερα σύμβολα, όπως φαίνονται στο αρχικό σχήμα της παραγράφου αυτής, δεξιά από τα σύμβολα των πυλών. Στη γλώσσα προγραμματισμού C, καθώς και στη γλώσσα περιγραφής υλικού Verilog, η πράξη (bitwise) AND συμβολίζεται με "&", η πράξη (bitwise) OR συμβολίζεται με "|", και η πράξη (bitwise) NOT συμβολίζεται με "~". Σε βιβλία και κείμενα θεωρίας ψηφιακής σχεδίασης, η πράξη AND συμβολίζεται με μία τελεία --ή και χωρίς αυτήν-- όπως ο πολλαπλασιασμός, η δε πράξη OR συμβολίζεται με ένα σταυρό, όπως και η πρόσθεση. Τη συνήθεια αυτή πρέπει να τη δει κανείς σαν απλό συμβολισμό, χωρίς κανένα περαιτέρω νόημα ότι δήθεν υπάρχει ομοιότητα ή ταύτιση των λογικών πράξεων AND/OR με τις αριθμητικές πράξεις πολλαπλασιασμού/πρόσθεσης --πρόκειται για εντελώς διαφορετικά πράγματα, και απλώς υιοθετούμε το ίδιο σύμβολο για λόγους τυπογραφίας και μόνο. Η πράξη NOT συμβολίζεται με μία μπάρα πάνω από το όρισμά της-- όταν τυπογραφικοί λόγοι καθιστούν δύσκολη τη χρήση μπάρας, χρησιμοποιείται εναλλακτικά ο συμβολισμός "τονούμενο" (prime).

3.4 Οικονομικότερες (και Επικίνδυνες) Υλοποιήσεις

Η υλοποίηση της κάθε πύλης όπως είδαμε στην προηγούμενη § 3.3 αποτελεί έναν "τυφλοσούρη" που μας εγγυάται την ασφαλή λειτουργία του συστήματός μας --δηλαδή δίνει πάντα ένα σωστό κύκλωμα-- πλην όμως μπορεί συχνά να είναι σπάταλη όταν το σύστημα αποτελείται από πολλές πύλες. Συχνά υπάρχουν εναλλακτικές υλοποιήσεις που χρησιμοποιούν λιγότερους ηλεκτρονόμους, όπως θα εξηγηθεί σε αυτή την παράγραφο, οι οποίες όμως συνοδεύονται και από κινδύνους όπως αυτοί της παραγράφου 3.2. Η εξοικονόμηση ηλεκτρονόμων προκύπτει γενικά από την εφαρμογή των παρακάτω βελτιστοποιήσεων, οι οποίες όμως είναι *επικουρικής και όχι κεντρικής σημασίας για την κατανόηση των εννοιών αυτού του μαθήματος*.

- Κάθε ηλεκτρονόμος (από αυτούς που έχουμε στο εργαστήριο) ελέγχει **δύο** διακόπτες. Επομένως, όποτε ένα σήμα αποτελεί είσοδο σε δύο πύλες, αρκεί η χρήση ενός ηλεκτρονόμου (ελεγχόμενου από αυτό το σήμα), ο οποίος θα συμμετέχει με τον ένα του διακόπτη στη μία πύλη και με τον άλλο του διακόπτη στην άλλη πύλη-βλέπε παρακάτω για παραδείγματα.
- Κάθε διακόπτης ηλεκτρονόμου (από αυτούς που έχουμε στο εργαστήριο) έχει τόσο επαφή ενεργοποίησης όσο και επαφή ηρεμίας. Επιλέγοντας κατάλληλα το ποιά από τις δύο αυτές επαφές θα χρησιμοποιήσουμε, μπορούμε να έχουμε μία λογική συνάρτηση όπου συμμετέχει είτε αυτός καθεαυτός ο όρος εισόδου, είτε το αντίστροφο (η άρνηση) τού όρου εισόδου- βλέπε παρακάτω για παραδείγματα.

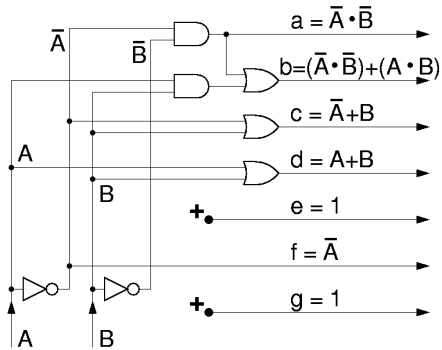
- Δύο (ή περισσότερες) πύλες, όπου η έξοδος της πρώτης χρησιμοποιείται **μόνο** σαν είσοδος της δεύτερης και πουθενά αλλού, μπορούν συχνά να υλοποιηθούν σαν ένα ενιαίο, σύνθετο δίκτυο διακοπών εν σειρά και εν παράλληλο, όπως φαίνεται στο παράδειγμα του σχήματος. Το αριστερό κύκλωμα είναι μία σωστή υλοποίηση της συνάρτησης $AB+C$, αφού η έξοδος Out παίρνει ψηλή τάση όταν και μόνον όταν είναι ενεργοί οι διακόπτες A και B, ή όταν είναι ενεργός ο διακόπτης C, ή και τα δύο.



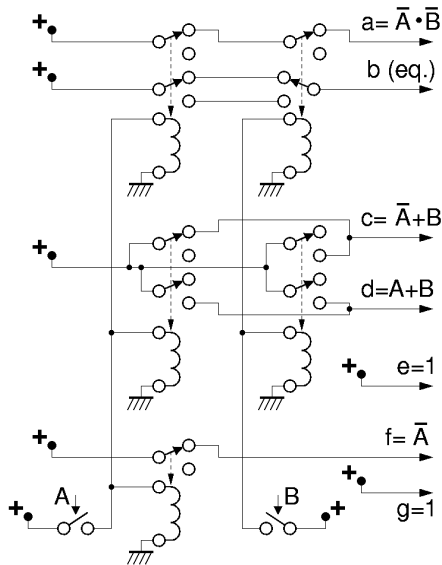
Στο σημείο αυτό, όμως, απαιτείται προσοχή, σύμφωνα με όσα είπαμε στην § 3.2: εάν την

έξοδο της πρώτης πύλης την χρειαζόμαστε και κάπου αλλού, τότε η σύνθεση των δύο πυλών δεν επιτρέπεται να γίνει, όπως δείχνει και το εδώ παράδειγμα. Το εσωτερικό σημείο "internal point" στο αριστερό κύκλωμα να μην ορίζεται σαφώς από το διάγραμμα πυλών σαν το λογικό ΚΑΙ των A και B, πλην όμως δεν υλοποιείται ποθενά στο κύκλωμα με τους ηλεκτρονόμους: όταν $A=0$ και $C=1$, τότε το εσωτερικό αυτό σημείο θα έπρεπε να είναι $AB=0$, όμως το αντίστοιχο σημείο στο κύκλωμα θα είναι 1, επειδή ο ηλεκτρονόμος που ελέγχεται από το C θα είναι ενεργός και θα παρέχει ψηλή τάση τόσο στην έξοδο Out (σώστο), όσο και στο "internal point" (λάθος). Το "λάθος" αυτό οφείλεται στο ότι τα σύρματα και οι διακόπτες επιτρέπουν **αμφίδρομη** και όχι μονόδρομη ροή πληροφορίας: η πληροφορία $Out = AB+C$ οδεύει όχι μόνο στην έξοδο αλλά και "πίσω" προς το σημείο που θα θέλαμε να ήταν ίσο με A ΚΑΙ B (αλλά δεν είναι). Στην περίπτωση λοιπόν που χρειαζόμαστε και την έξοδο της πύλης ΚΑΙ, τότε πρέπει να χρησιμοποιηθεί το δεξιό κύκλωμα --όπου δεν έχει γίνει καμιά εξοικονόμηση ηλεκτρονόμων. Εδώ, η πληροφορία $Out2 = AB+C$ δεν μπορεί να οδεύσει "πίσω" και να επηρεάσει τον κόμβο Out1, διότι εμποδίζεται από τον ηλεκτρονόμο "απομόνωσης" που προσετέθη, ο οποίος επιβάλλει την μονόδρομη ροή της πληροφορίας· έτσι τώρα, $Out1 = AB$, όπως δηλαδή θέλαμε.

Το συνδυαστικό κύκλωμα της παραγράφου 3.1, σχεδιασμένο με σύμβολα πυλών αντί εξισώσεων, φαίνεται στο παρακάτω σχήμα. Από τις δύο εισόδους, A και B, κάτω αριστερά, δημιουργούμε πρώτα και τα "συμπληρωματικά" τους σήματα (τα αντίστροφα τους - τις αρνήσεις τους), A' και B' (ή συμβολισμένα με μπάρες, όπως στο σχήμα). Στη συνέχεια, τα 4 αυτά σήματα τροφοδοτούν τις κατάλληλες πύλες AND και OR, σύμφωνα με τις εξισώσεις της § 3.1. Οι έξοδοι e και g, που είναι πάντα 1, γεννιούνται με κατευθείαν σύνδεση στην τροφοδοσία υψηλής τάσης (1), χωρίς να χρειάζεται λογική πύλη. Θυμηθείτε ότι σε αυτά τα διαγράμματα κυκλωμάτων, όταν δύο γραμμές τέμνονται χωρίς κουνκίδα σημαίνει ότι τα αντίστοιχα σύρματα διασταυρώνονται *χωρίς επαφή*: οι διακλαδώσεις συρμάτων με επαφή προτιμάμε να έχουν σχήμα "T" (μονή διακλάδωση) και όχι σταυρού (διπλή διακλάδωση από το ίδιο σημείο).



Το σύστημα αυτό μπορεί να υλοποιηθεί με ηλεκτρονόμους είτε με τα "ασφαλή" κυκλώματα της § 3.3, είτε με προσεκτικές εξοικονομήσεις ηλεκτρονόμων βάσει αυτής της παραγράφου, όπως φαίνεται παρακάτω. Οι συναρτήσεις e και g είναι τετριμένες: αρκεί οι δύο αυτές LED να συνδεθούν μόνιμως στην θετική τροφοδοσία. Για να υλοποιηθούν οι υπόλοιπες συναρτήσεις χρειάζονται 6 διακόπτες ελεγχόμενοι από την εισοδο A και 5 διακόπτες ελεγχόμενοι από την B, δεδομένου ότι ο όρος A εμφανίζεται 6 φορές στις επιθυμητές λογικές συναρτήσεις, ο δε όρος B εμφανίζεται 5 φορές. Μία επιπλέον οικονομία προκύπτει αν παρατηρήσουμε ότι η έξοδος b είναι η συνάρτηση ισότητας, και την υλοποιήσουμε με το "κόλπο" που είδαμε στην § 1.4, οπότε πέφτουμε στους 5 διακόπτες για το A και 4 για το B. Δεδομένου ότι δεν έχουμε 5-πλούς ή 4-πλούς διακόπτες, χρησιμοποιούμε ηλεκτρονόμους για να ελέγξουμε με ταυτόσημο τρόπο τους 5 διακόπτες A και τους 4 διακόπτες B από τους απλούς διακόπτες εισόδου A και B.



Όταν πατιέται ο διακόπτης A, τροφοδοτούνται με ρεύμα οι 3 αριστεροί ηλεκτρονόμοι, κι έτσι έλκονται προς τα κάτω οι 5 διακόπτες SPDT αυτών των ηλεκτρονόμων, που έτσι αποτελούν "αντίγραφο" του διακόπτη A. Ομοίως, οι 4 διακόπτες των 2 δεξιά ηλεκτρονόμων κινούνται πανομοιότυπα με τον διακόπτη B. Η έξοδος a τροφοδοτείται από τη θετική τροφοδοσία μέσω 2 διακοπών εν σειρά, άρα ακολουθεί λογική **και**: επειδή χρησιμοποιήσαμε τις επάνω επαφές των διακοπών, ρεύμα περνάει όταν οι διακόπτες είναι επάνω, δηλαδή **όχι** πατημένοι, κι έτσι προκύπτει η επιθυμητή πράξη **όχι**. Η έξοδος c τροφοδοτείται μέσω 2 διακοπών εν παραλλήλω, άρα ακολουθεί λογική **ή**: χρησιμοποιούμε την επάνω επαφή του A (όχι πατημένος) για να

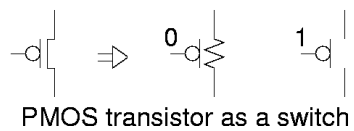
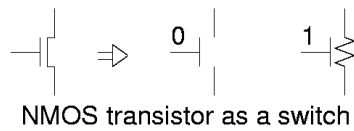
πετύχουμε λογική "όχι", και την κάτω επαφή του B (πατημένος) για να έχουμε θετική πολικότητα. Η έξοδος **d** τροφοδοτείται παρόμοια, αλλά εδώ χρησιμοποιούμε την κάτω επαφή και στους δύο διακόπτες (θετική πολικότητα ως προς τις δύο εισόδους). Τέλος, η έξοδος **f** τροφοδοτείται μέσω ενός διακόπτη, ελεγχόμενου από την είσοδο A, και χρησιμοποιεί την "όχι πατημένη" επαφή, άρα ισούται με **όχι A**.

3.5 Λογικές Πύλες σε Τεχνολογία CMOS

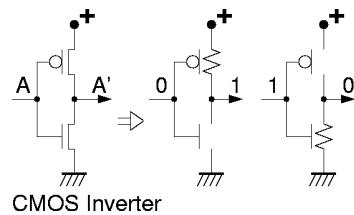
Φυσικά, οι υπολογιστές δεν φτιάχνονται πιά με ηλεκτρονόμους αλλά με ολοκληρωμένα κυκλώματα. Τα περισσότερα ολοκληρωμένα κυκλώματα, σήμερα, φτιάχνονται με την τεχνολογία **CMOS** (complementary MOS - συμπληρωματικά MOS). Τη βάση της τεχνολογίας αυτής αποτελούν τα transistors τύπου "MOS FET" (metal - oxide - semiconductor field-effect transistor): transistor επίδρασης πεδίου τύπου μέταλλο - οξειδίο - ημιαγωγός. Κάθε transistor έχει ένα ηλεκτρόδιο ελέγχου ("πύλη") και δύο ηλεκτρόδια που είναι οι άκρες ενός ημιαγωγίμου "καναλιού". Προσοχή να μην συγχέουμε την "πύλη" του transistor με τις "λογικές πύλες" της παραγράφου 3.3 --πρόκειται για δύο άσχετες μεταξύ τους χρήσεις του ίδιου όρου. Η πύλη βρίσκεται "πάνω" από το κανάλι, και επιδρά στην αγωγιμότητά του μέσω ηλεκτρικού πεδίου, **χωρίς** να κάνει ηλεκτρική επαφή με το κανάλι· γι' αυτό η πύλη δεν διαρρέεται ποτέ από ρεύμα, κι έτσι η τεχνολογία CMOS μπορεί να δώσει chips χαμηλής κατανάλωσης ενέργειας.

Η τεχνολογία CMOS έχει δύο "συμπληρωματικά" είδη transistors: τα τύπου NMOS (negative-channel MOS) με "αρνητικό" κανάλι, και τα τύπου PMOS (positive-channel MOS) με "θετικό" κανάλι. Στα NMOS, το κανάλι δημιουργείται από ελεύθερα ηλεκτρόνια (αρνητικούς φορείς) τα οποία προσελκύει εκεί η τάση της πύλης· επειδή τα ηλεκτρόνια έλκονται από θετικές τάσεις, οι ψηλές τάσεις πύλης αυξάνουν την αγωγιμότητα των καναλιών NMOS. Στα PMOS, το κανάλι δημιουργείται από ελεύθερες "οπές" (έλλειψη ηλεκτρονίων - θετικοί φορείς)· επειδή οι οπές έλκονται από αρνητικές τάσεις, η αγωγιμότητα των καναλιών PMOS αυξάνει με χαμηλές τάσεις πύλης, ενώ μειώνεται με τις ψηλές.

Στα ψηφιακά κυκλώματα, τα transistors χρησιμοποιούνται σαν διακόπτες, όπως φαίνεται στο σχήμα. Τα NMOS συμπεριφέρονται σαν "θετικοί" διακόπτες: με ψηλές τάσεις πύλης το κανάλι τους άγει, ενώ με χαμηλές τάσεις πύλης το κανάλι τους γίνεται σαν ανοικτό κύκλωμα. Αντίθετα, τα PMOS συμπεριφέρονται σαν "αρνητικοί" διακόπτες: το κανάλι τους άγει με χαμηλές τάσεις πύλης, και δεν άγει με ψηλές τάσεις. Το σύμβολο του PMOS, όπως φαίνεται στο σχήμα, έχει έναν μικρό κύκλο για να μας θυμίζει αυτή την "αρνητική" συμπεριφορά. Επομένως, τα transistors μπορούν να χρησιμοποιηθούν όπως και οι ηλεκτρονόμοι. Κάθε διακόπτης του ηλεκτρονόμου έχει δύο επαφές: το transistor NMOS παίζει το ρόλο της "κάτω" (θετικής) επαφής, και το PMOS της "επάνω" (αρνητικής) επαφής. Η διαφορά με τους ηλεκτρονόμους είναι στη σύμβαση αναπαράστασης των ψηφιακών τιμών: οι εισόδοι (πύλες) των transistors είναι ευαίσθητες στην τάση και όχι στο ρεύμα· έτσι, το μεν 1 παραμένει σαν "υψηλή τάση", αλλά το 0 πρέπει να γίνει "χαμηλή τάση", αντί "ανοικτό κύκλωμα" που ήταν. Κατά συνέπεια, κάθε λογική πύλη πρέπει να περιλαμβάνει όχι μόνο τα κυκλώματα που τροφοδοτούν την έξοδο με υψηλή τάση στις επιθυμητές προς τούτο περιπτώσεις --τα οποία ήδη υπήρχαν-- αλλά και κυκλώματα που να τροφοδοτούν την έξοδο με χαμηλή τάση στις υπόλοιπες περιπτώσεις.

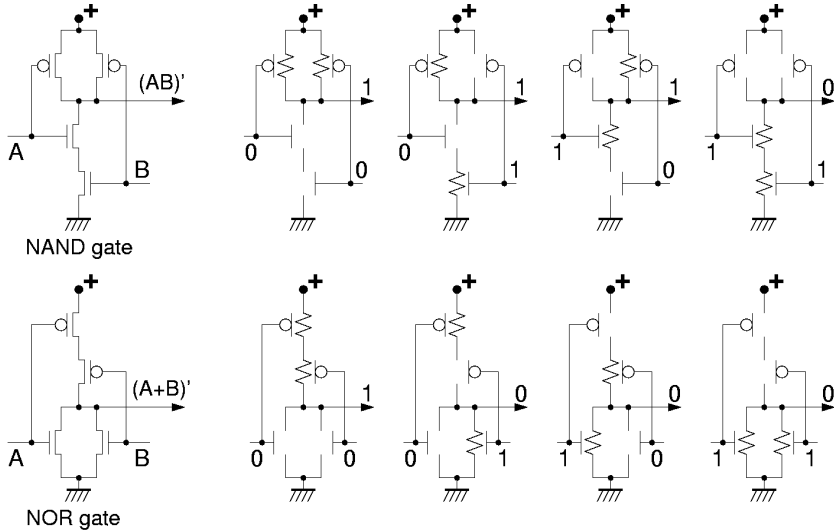


Στο επόμενο σχήμα φαίνεται η κατασκευή ενός αντιστροφέα σε CMOS· αποτελείται από ένα transistor NMOS κι ένα PMOS, ελεγχόμενα και τα δύο από την τάση εισόδου. Χαμηλή τάση εισόδου προκαλεί άναμα του PMOS και σβήσιμο του NMOS, οπότε η έξοδος συνδέεται αγωγή με τη θετική τροφοδοσία και παίρνει υψηλή τάση. Αντίθετα, υψηλή είσοδος προκαλεί άναμα του NMOS και σβήσιμο του PMOS, οπότε η έξοδος συνδέεται αγωγή με τη γείωση και παίρνει χαμηλή τάση. Παρατηρήστε ότι η είσοδος δεν συνδέεται αγωγή με κανέναν άλλο κόμβο, αφού τροφοδοτεί αποκλειστικά και μόνο πύλες από transistors, και αφού αυτές, όπως είδαμε, είναι ηλεκτρικά μονωμένες από όλους τους γύρω τους ημιαγωγούς. Έτσι εξασφαλίζεται η *μονόδρομη ροή πληροφορίας*, από την είσοδο προς την έξοδο και ποτέ αντίστροφα, όπως προδιαγράψαμε στην παράγραφο 3.3.



Στο τρίτο σχήμα, στα αριστερά, φαίνεται η κατασκευή των πυλών "OXI-KAI" (NAND) και "ΟΥΤΕ" (NOR - OXI-'H) σε CMOS. Κάθε πύλη έχει ένα "δίκτυο καθέλκυσης" (pull-down net), αποτελούμενο από transistors τύπου NMOS, για να τροφοδοτεί την έξοδο με χαμηλή τάση, κι ένα *δυϊκό* "δίκτυο ανέλκυσης" (pull-up net), αποτελούμενο από transistors τύπου PMOS, για την τροφοδότηση με υψηλή τάση· ο δυϊσμός έγκειται στην ανταλλαγή μεταξύ συνδεσμολογίας σειράς (KAI) και παράλληλης (H), καθώς και στην ανταλλαγή μεταξύ transistors τύπων NMOS και PMOS. Εάν χρησιμοποιούσαμε transistors NMOS για ανέλκυση και PMOS για καθέλκυση θα μπορούσαμε να φτιάξουμε πύλες AND και OR· όμως, δυστυχώς, τα

NMOS λειτουργούν σαν καλοί διακόπτες μόνο όταν η τάση καναλιού τους είναι χαμηλή, δηλαδή μόνο στα δίκτυα καθέλκυσης, και τα PMOS μόνο με υψηλές τάσεις καναλιού, δηλαδή μόνο σε δίκτυα



ανέλκυσης. Στο δεξιό μέρος του σχήματος φαίνεται η συμπεριφορά των δύο κυκλωμάτων για τους 4 συνδυασμούς τιμών των δύο εισόδων, A και B, επιβεβαιώνοντας έτσι ότι αυτά υλοποιούν τις λογικές συναρτήσεις (AB)', δηλαδή NAND, και (A+B)', δηλαδή NOR. Όπως βλέπουμε, πάνω, ένα και μόνον ένα από τα δίκτυα ανέλκυσης και καθέλκυσης είναι αγώγιμο, καθορίζοντας έτσι την τάση εξόδου, ενώ το άλλο δίκτυο είναι αποκομμένο (ανοικτό κύκλωμα), ούτως ώστε να μην επηρεάζει την έξοδο και να μην καταναλώνει ενέργεια (ρεύμα τροφοδοσίας).

3.6 Τα Chips του Εργαστηρίου

Κάθε φοιτητής θα παραλάβει, πριν από το εργαστήριο αυτό, ένα σακκουλάκι με chips όπως αυτό στη φωτογραφία δεξιά, το οποίο θα κρατήσει και θα το επιστρέψει στο τέλος του εξαμήνου. Για να το παραλάβετε, περάστε από το γραφείο του κ. Κρασάα, Β-220 στο προκατασκευασμένο κτήριο, ώρες **8:30 - 14:30**. Τα chips αυτά **πρέπει** να τα επιστρέψετε στο ίδιο μέρος μέχρι τις 22 Ιανουαρίου 2010, αλλιώς θα θεωρηθεί ότι αποτύχατε στο μάθημα. Το σακκουλάκι αυτό περιέχει όλα τα chips που θα χρειαστείτε για όλες τις εργαστηριακές ασκήσεις μέχρι το τέλος του μαθήματος, εκτός από τα chips μνήμης SRAM του εργαστηρίου 9 τα οποία είναι ακριβά. Τα chips αυτά πρέπει να τα προσέχετε διότι είναι **ευπαθή**, όπως θα πούμε αμέσως πιο κάτω· αν τα χαλάσετε ή τα κάψετε, θα υποχρεωθείτε να βρείτε και να αγοράσετε καινούργια προκειμένου να κάνετε τα υπόλοιπα εργαστήριά σας. Στο εργαστήριο υπάρχει ένα μηχάνημα ελέγχου των chips, το οποίο μας λέει αν ένα chip που του συνδέουμε λειτουργεί σωστά ή είναι χαλασμένο. Αν υποπτεύεστε ότι έχετε κάψει ένα από τα chips σας (και γι' αυτό δεν σας δουλεύει η άσκηση), μπορείτε να απευθυνθείτε στον επόπτη-βοηθό του εργαστηρίου σας προκειμένου εκείνος να ελέγξει με το μηχάνημα αυτό το chip σας· όμως, τέτοιους ελέγχους πρέπει να φροντίσετε να ζητάτε σπάνια, διότι άλλως θα δημιουργείται μακριά ουρά αναμονής και καθυστερήσεις από τους πολλούς τέτοιους ελέγχους. Το σακκουλάκι που παίρνετε καθέννας περιέχει τα εξής chips, με τη σειρά από κάτω-αριστερά προς τα επάνω δεξιά:

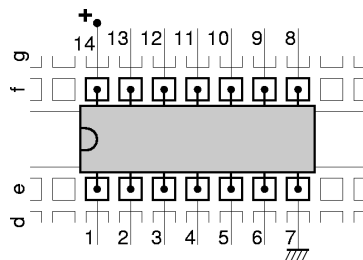


- **7402**: τέσσερις (4) πύλες **NOR** 2 εισόδων (1 chip, κόστους 42 ευρώ/λεπτόν)

<http://focus.ti.com/lit/ds/symlink/sn74ls02.pdf>

- **7404:** έξι (6) αντιστροφείς (πύλες **NOT**) (1 chip, κόστους 42 ευρώλεπτόν)
- <http://focus.ti.com/lit/ds/symlink/sn74ls04.pdf>
- **7408:** τέσσερις (4) πύλες **AND** 2 εισόδων (2 chips, κόστους 42 ευρώλεπτόν το ένα)
- <http://focus.ti.com/lit/ds/symlink/sn74ls08.pdf> ή <http://www.st.com/stonline/books/pdf/docs/1885.pdf>
- **7432:** τέσσερις (4) πύλες **OR** 2 εισόδων (2 chips, κόστους 42 ευρώλεπτόν το ένα)
- <http://focus.ti.com/lit/ds/symlink/sn74ls32.pdf> ή <http://www.st.com/stonline/books/pdf/docs/1944.pdf>
- **7483:** τετράμπιτος (4-bit) πλήρης αθροιστής (full adder) (1 chip, κόστους 59 ευρώλεπτόν) <http://www2.eese.qut.edu.au/store/pdf/74LS83.pdf>
- **7486:** τέσσερις (4) πύλες αποκλειστικού-Ή (**XOR**) 2 εισόδων (2 chips, κόστους 47 ευρώλεπτόν το ένα) <http://focus.ti.com/lit/ds/symlink/sn7486.pdf> ή <http://www.st.com/stonline/books/pdf/docs/2006.pdf>
- **4511:** αποκωδικοποιητής BCD σε ένδειξη 7 τμημάτων (1 chip, κόστους 59 ευρώλεπτόν) <http://focus.ti.com/lit/ds/symlink/cd4511b.pdf>
- **74257:** τέσσερις (4) πολυπλέκτες (**MUX**) 2-σε-1 (1 chip, κόστους 42 ευρώλεπτόν)
- <http://focus.ti.com/lit/ds/symlink/sn74ls257b.pdf>
- **74573:** οκτώ (8) μανταλωτές (**Latch**) με τρικατάστατες εξόδους (2 chips, κόστους 36 ευρώλεπτόν το ένα) <http://www.st.com/stonline/books/pdf/docs/8026.pdf>
- **74574:** οκτώ (8) ακμωποροδοτήτα **Flip-Flops** τύπου D με τρικατάστατες εξόδους (1 chip, κόστους 65 ευρώλεπτόν) <http://focus.ti.com/lit/ds/symlink/sn74als574b.pdf>

Τα chips αυτά είναι μακρόστενα. Τα μικρότερα από αυτά έχουν 14 ακροδέκτες ("ποδαράκια" - pins) το καθένα, μερικά έχουν 16 ακροδέκτες, και τα μεγαλύτερα έχουν 20. Οι ακροδέκτες βρίσκονται κατά μήκος των δύο μακρυνών πλευρών τους --μισοί στη μία και μισοί στην άλλη ("περίβλημα δύο σειρών στη γραμμή" - dual in-line package - DIP). Τα chips αυτά μπαίνουν στην πλακέτα συνδέσεων (§ 0.2) κατά μήκος των κεντρικών αυλακιών της, όπως φαίνεται στο σχήμα δίπλα. Κάθε chip έχει, στη μία στενή πλευρά του, ένα χαρακτηριστικό σημαδάκι (εγκοπή, βαθούλωμα) το οποίο καθορίζει τον προσανατολισμό του chip και τη θέση του κάθε ακροδέκτη του. Όταν η εγκοπή αυτή τοποθετηθεί αριστερά (κοιτώντας το chip από επάνω), τότε η αρίθμηση των pins γίνεται όπως στο σχήμα. Γιά να λειτουργήσουν τα chips χρειάζονται ηλεκτρική τροφοδοσία --

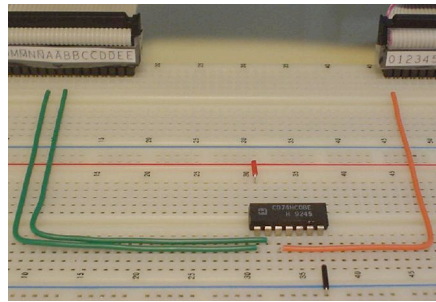
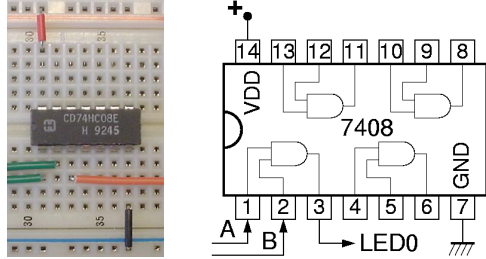


θετικό και αρνητικό πόλο. Τα chips αυτού του εργαστηρίου, και τα περισσότερα από τα chips στο σακουλάκι (αλλά όχι όλα!), παίρνουν τον αρνητικό πόλο της τροφοδοσίας (τη "γείωση") στον κάτω δεξιό ακροδέκτη και τον θετικό πόλο της τροφοδοσίας στον πάνω αριστερό ακροδέκτη, όταν η χαρακτηριστική εγκοπή είναι αριστερά. Τις συνδέσεις αυτές πρέπει να τις κάνετε εσείς, γιά καθένα από τα chips. Η τάση τροφοδοσίας τους είναι **5 Volt** (σε αντίθεση με τα περισσότερα σύγχρονα chips που χρειάζονται χαμηλότερες τάσεις τροφοδοσίας --3.3, ή 2.5, ή 1.8 Volt ή άλλες).

Κάθε chip γράφει επάνω τον τύπο του, καθώς και άλλες πληροφορίες. Η επιγραφή είναι δυσαναγνωστή σε μερικά chips, αλλά διαβάζεται ευκολότερα υπό ορισμένες γωνίες, ειδικά αν η επιφάνεια του chip **δεν** ανακλά το φωτισμό κατ' ευθείαν στα μάτια σας (δηλ. όταν δεν γυαλίζει). Στα περισσότερα chips που θα πάρετε, μπροστά από τον χαρακτηριστικό κωδικό **74** υπάρχουν ένα ή δύο γράμματα, συνήθως "SN" που υποδεικνύει ως κατασκευαστρια εταιρεία την Texas Instruments, ή "M" που υποδεικνύει την εταιρεία ST Microelectronics. Μετά τον χαρακτηριστικό κωδικό **74** και πριν τον κωδικό του τύπου του chip αυτόν καθεαυτόν (π.χ. "02" γιά NOR, "04" γιά NOT, "08" γιά AND, κ.ο.κ.), υπάρχουν δύο ή τρία γράμματα που υποδεικνύουν την τεχνολογία κατασκευής και το είδος κυκλώματος της πύλης: συνήθως αυτά είναι "LS" (διπολικά transistors, κύκλωμα τύπου "Low-Power Shottky"), "ALS" (Advanced LS), ή "HC" (transistors MOS, κύκλωμα τύπου High-speed CMOS). Όπως είπαμε στην προηγούμενη παράγραφο 3.5, τα περισσότερα σημερινά chips είναι τεχνολογίας CMOS, και περιέχουν εκατομμύρια (ή τουλάχιστο πολλές χιλιάδες) transistors το καθένα. Όμως, τα chips του εργαστηρίου μας δεν είναι σημερινά --είναι κλασσικά ("παλαιοντολογικά") chips της δεκαετίας του '60, με λίγες μόνο πύλες μέσα το καθένα, ή τουλάχιστο νεότερες, συμβατές παραλλαγές τους. Τα κλασσικά chips της δεκαετίας του '60 δεν ήταν κατασκευασμένα σε τεχνολογία CMOS --η CMOS είναι μεταγενέστερη τεχνολογία-- αλλά με "διπολικά" transistors, σε μιά παλιά τεχνολογία ονόματι "TTL". τα chips "LS" και "ALS" είναι τέτοια, ενώ τα "HC" είναι νεότερες, συμβατές παραλλαγές των chips εκείνων σε τεχνολογία CMOS.

Πείραμα 3.7: Γνωριμία με το Chip 7408

Οι φωτογραφίες και το κύκλωμα δείχνουν πώς τοποθετείται ένα chip στην πλακέτα συνδέσεων και πώς τίθεται σε λειτουργία: η μικρή φωτογραφία αποτελεί μεγέθυνση της κεντρικής περιοχής της μεγάλης φωτογραφίας. Πρόκειται απλούστατα για μιά από τις τέσσερις πύλες ΚΑΙ που περιέχονται σε ένα chip 7408, της οποίας τροφοδοτούμε τις δύο εισόδους από τους διακόπτες A και B της πλακέτας εισόδων/εξόδων, και της οποίας συνδέουμε την έξοδο σε μιά ενδεικτική λυχνία της ίδιας πλακέτας, προκειμένου να ελέγξουμε τη λειτουργία της για τους 4 διαφορετικούς συνδυασμούς τιμών των δύο εισόδων A και B. **Αφού πρώτα διαβάσετε τις οδηγίες** της επομένης παραγράφου, κατασκευάστε --με σβηστή την τροφοδοσία-- το κύκλωμα αυτό (και μην ξεχάστε, πρώτ' απ' όλα, τις συνδέσεις τροφοδοσίας!), δώστε όλους τους συνδυασμούς τιμών εισόδων, και ελέγξτε την ορθότητα της εξόδου. Στο τέλος σβήστε την τροφοδοσία αλλά μην βγάλετε το chip ή τις συνδέσεις τροφοδοσίας του: θα σας χρειαστούν για το επόμενο πείραμα.



3.8 Πώς να (μην) Καταστρέψετε ή Κάψετε τα Chips σας...

Εάν επιθυμείτε να κάψετε ή καταστρέψετε ένα ή περισσότερα από τα chips σας, ούτως ώστε να έχετε στη συνέχεια την ευκαιρία να ψάξετε, βρείτε, και αγοράσετε άλλα σε αντικατάστασή τους, σας προτείνουμε να αγνοήσετε μία ή περισσότερες από τις παρακάτω οδηγίες:

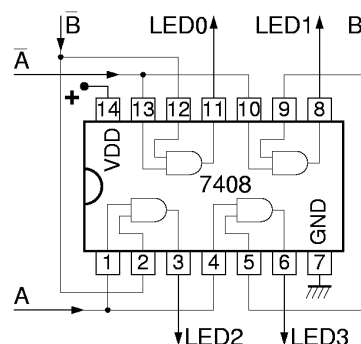
- i. **Στατικός ηλεκτρισμός:** Το σώμα μας και τα ρούχα μας μπορεί να έχουν στατικό ηλεκτρισμό αρκετών χιλιάδων Volt --έστω και με πολύ μικρά φορτία-- ιδιαίτερα σε ξηρή ατμόσφαιρα ή όταν φοράμε μάλλινα ρούχα ή παπούτσια με λαστιχένια σόλα. Οι τάσεις αυτές μπορεί να αποβούν ολέθριες για τα chips. Θυμηθείτε πάντα να εκφορτίζετε πριν ακουμπήσετε τα chips, ακουμπώντας πρώτα το χέρι σας στην μεταλλική γειωμένη πλάκα που βρίσκεται αριστερά από την πλακέτα συνδέσεων στη βάση πειραμάτων (§ 0.1).
- ii. **Διακόπτετε την τροφοδοσία** όταν κάνετε συνδέσεις: πριν κάνετε ή αλλάξετε συνδέσεις, **σβήστε** το τροφοδοτικό προκειμένου να μην υπάρχουν τάσεις στην πλακέτα. Ανάψτε το τροφοδοτικό μόνον όταν όλο το κύκλωμά σας είναι εντελώς έτοιμο και **σωστό**.
- iii. **Προσανατολισμός των chips:** η χαρακτηριστική εγκοπή - σημάδι των chips να είναι πάντα αριστερά, προκειμένου να μην γίνονται λάθος οι συνδέσεις στους ακροδέκτες τους (και ιδιαίτερα στους ακροδέκτες τροφοδοσίας --σίγουρη μέθοδος καψίματος).
- iv. **Οι ακροδέκτες στραβώνουν εύκολα:** Chips με στραβωμένα ή κομένα ποδαράκια είναι άχρηστα (και επιβλαβή για την πλακέτα συνδέσεων αν τα ποδαράκια σας κοπούν και μείνουν μέσα). Η εξαγωγή των chips από την πλακέτα συνδέσεων πρέπει να γίνεται ασκώντας ίση δύναμη από τις δύο πλευρές (αριστερή-δεξιά) του chip, με το chip αυστηρά οριζόντιο· αν το τραβήξετε απρόσεκτα θα βγει πλαγιαστό (αριστερά ή δεξιά), οπότε σίγουρα θα στραβώσουν τα ακριανά ποδαράκια του. Αν δεν έχετε το κατάλληλο εργαλείο εξαγωγής, βάλτε προσεκτικά ένα κατσαβίδι ή άλλο λεπτό και σκληρό αντικείμενο κάτω από το chip, χωρίς να γείρει πλάγια το chip, και μετά ανασηκώστε προσεκτικά το κατσαβίδι, ισόρροπα από τις δύο πλευρές. Όταν βάζετε ένα chip, πέστε το ισόρροπα αριστερά και δεξιά. **Πριν** μπορέσει να μπει το chip, πρέπει τα ποδαράκια του να ακουμπάνε στο κέντρο των τρυπών της πλακέτας, και όχι λίγο προς τα έξω (πάνω και κάτω): σε πολλά chips, ιδιαίτερα όταν είναι καινούργια, οι δύο σειρές ακροδεκτών (η πάνω και η κάτω) βρίσκονται σε απόσταση μεταξύ τους ελαφρώς μεγαλύτερη από την ονομαστική,

και γι' αυτό σκαλώνουν --όλοι μαζί οι ακροδέκτες της μιάς ή της άλλης πλευράς-- στις παρειές των τρυπών της πλακέτας συνδέσεων. Δεν οφείλει να πιέσετε ένα-ένα τα ποδαράκια προς τα μέσα με το χέρι, διότι πρέπει να πιεστούν όλα ταυτόχρονα και κατά την ίδια μικρή απόσταση. Βάλτε πρώτα τους ακροδέκτες της μιάς πλευράς (π.χ. της επάνω) να ακουμπήσουν σταθερά στις εισόδους των αντίστοιχων τρυπών, και στη συνέχεια χρησιμοποιήστε ένα μικρό χαρακάκι, ή χαρτονάκι, ή πλακίτσα, ή κατσαβίδι, με το οποίο να πιέστε **ελαφρά και ομοιόμορφα** προς τα μέσα όλους μαζί τους ακροδέκτες της άλλης πλευράς, μέχρις ότου αυτοί να μπουνε από μόνοι τους και χωρίς δύναμη στις εισόδους των τρυπών. Μετά, σπρώχνετε από πάνω το chip προς τα κάτω, ομοιόμορφα στη δεξιά και αριστερή πλευρά.

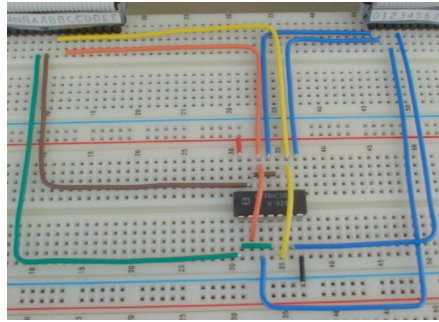
- v. **Τροφοδοσία στους σωστούς ακροδέκτες:** κάνετε πάντα στην αρχή και πολύ προσεκτικά τις σωστές συνδέσεις τροφοδοσίας (γείωση, VDD) στους σωστούς ακροδέκτες των chips --έλλειψη ή λανθασμένη τοποθέτηση αυτών αποτελεί σίγουρο τρόπο να κάψετε τα chips.
- vi. **Βραχυκυκλώματα εξόδων πυλών:** Τα chips προσπαθούν να δώσουν στις εξόδους των πυλών τους τη σωστή κάθε φορά τάση, σύμφωνα με τις λογικές πράξεις που κάνουν. Αν συνδέστε (λανθασμένα!) δύο εξόδους τη μία με την άλλη (του ίδιου ή διαφορετικού chip), όταν οι πύλες θέλουν να κάνουν την μία έξοδο 0 και την άλλη 1, προσπαθούν αλλά δεν τα καταφέρνουν, αφού οι δύο εξοδοί είναι **βραχυκυκλωμένες** μεταξύ τους! Το αποτέλεσμα είναι υπερθέρμανση και κάψιμο των chips!
- vii. **Βραχυκυκλώματα εξόδου με γείωση ή VDD:** Το ίδιο και χειρότερο είναι να συνδέστε μιά έξοδο πύλης σε μιά τάση τροφοδοσίας (γείωση ή VDD). Αν η σύνδεση είναι με τη γή, όταν η πύλη θέλει να βγάλει 1 προσπαθεί αλλά δεν μπορεί· αν η σύνδεση είναι με το VDD, όταν η πύλη θέλει να βγάλει 0 ομοίως προσπαθεί αλλά δεν μπορεί· και στις δύο περιπτώσεις, έχουμε βραχυκύκλωμα, υπερθέρμανση, και κάψιμο!
- viii. **Βραχυκυκλώματα εξόδου με είσοδο από την πλακέτα εισόδων/εξόδων:** Οι εισοδοί που σας έρχονται από τους διακόπτες της πλακέτας εισόδων/εξόδων μέσω της αριστερής καλωδιωτικής (§ 2.1) είναι *έξοδοι* κάποιας πύλης οδήγησης που βρίσκεται πάνω στην πλακέτα εισόδων/εξόδων. Αν βραχυκυκλώστε μιά τέτοια είσοδο προς το κύκλωμά σας με την έξοδο μιάς πύλης σας, θα έχετε τα ίδια αποτελέσματα όπως παραπάνω: όταν οι δύο οδηγητές (η πύλη σας και ο διακόπτης της πλακέτας εισόδων/εξόδων) διαφωνούν μεταξύ τους για το ποιά είναι η επιθυμητή τιμή του βραχυκυκλωμένου κόμβου, θα περνάει πολύ ρεύμα και θα υπερθερμαίνονται, με κίνδυνο καψίματος.
- ix. **Ασύνδετη είσοδος ΔΕΝ είναι (αναγκαστικά) μηδέν (0).** (Αυτό δεν αποτελεί αιτία καψίματος, αλλά μόνον αιτία να μη δουλεύει σωστά το κύκλωμά σας). Οι εισοδοί των chips CMOS έχουν πολύ μεγάλη (σχεδόν άπειρη) αντίσταση· άρα, αφήνοντάς τις ανοικτοκυκλωμένες (ασύνδετες) παίρνουν **τυχαία**, απόβλεπτη τάση (τιμή) (δηλ. θόρυβος, σκουπίδια), και όχι αναγκαστικά 0 ή 1, ούτε καν αναγκαστικά τιμή σταθερή στο χρόνο. Οι εισοδοί των chips TTL συμπεριφέρονται παρόμοια, με μία προτίμηση στο 1 αντί του 0 όταν μένουν ανοικτοκυκλωμένες. Συμπέρασμα: όταν δεν χρησιμοποιείτε μιά είσοδο μιάς πύλης σας και θέλετε η είσοδος αυτή να είναι πάντα 0 (π.χ. είσοδος μιάς πύλης OR), συνδέστε την στη γείωση. Όταν δεν χρησιμοποιείτε μιά είσοδο και την θέλετε πάντα 1 (π.χ. είσοδος μιάς πύλης AND), συνδέστε την στη θετική τροφοδοσία (VDD). (Εξάιρεση: οι εισοδοί της πλακέτας εισόδων/εξόδων που οδηγούν τις ενδεικτικές LED έχουν ειδικές αντιστάσεις καθέλκυσης πάνω στην πλακέτα αυτή, οι οποίες την κάνουν να βλέπει "0" όταν εσείς τις αφήνετε ασύνδετες).

Πείραμα 3.9: Αποκωδικοποιητής 2-σε-4

Όπως είδαμε στην § 1.6, ο αποκωδικοποιητής 2-σε-4 είναι ένα συνδυαστικό κύκλωμα δύο εισόδων, ας πούμε A και B, και τεσσάρων εξόδων, όπου οι έξοδοι ακολουθούν τις εξισώσεις: $Out0 = (A') \cdot (B')$, $Out1 = (A') \cdot (B)$, $Out2 = (A) \cdot (B')$, και $Out3 = (A) \cdot (B)$. Αυτό ακριβώς το κύκλωμα φαίνεται στο σχήμα, και η υλοποίησή του με το chip 7408 του προηγούμενου πειράματος φαίνεται στην φωτογραφία. Παρατηρήστε ότι εκμεταλλευόμαστε το γεγονός ότι η πλακέτα εισόδων/εξόδων μας δίνει όχι μόνο τις θετικές τιμές



των διακοπών εισόδου, π.χ. A και B, αλλά και τις αρνητικές τιμές (αρνήσεις) τους, A' και B'. έτσι, δεν χρειαζόμαστε chip 7404 για να τις γεννήσουμε. **Κατασκευάστε** (με την τροφοδοσία σβηστή όπως πάντα) το εικονιζόμενο κύκλωμα στο εργαστήριο, ελέγξτε το, και δείξτε το στον επιτηρητή-βοηθό σας.



Άσκηση 3.10: Οι Αριθμοί 0-3 στην Οθόνη 7 Τμημάτων

Προδιαγράψτε (μέσω του πίνακα αληθείας του) ένα κύκλωμα ανάλογο αυτού της παραγράφου 3.1, που όμως να εμφανίζει στον ενδείκτη 7 τμημάτων τους αριθμούς 0, 1, 2, και 3, όπως φαίνεται δεξιά, αντί των γραμμάτων A, b, c, και d που ενεφάνιζε το προηγούμενο κύκλωμα. Στη συνέχεια, μελετήστε τους πίνακες αληθείας των 7 εξόδων αυτού του κυκλώματος (δηλαδή τις 7 στήλες του πίνακα αληθείας), και εκφράστε κάθε έξοδο σαν μία λογική συνάρτηση (όσο απλή γίνεται) των δύο εισόδων A και B.

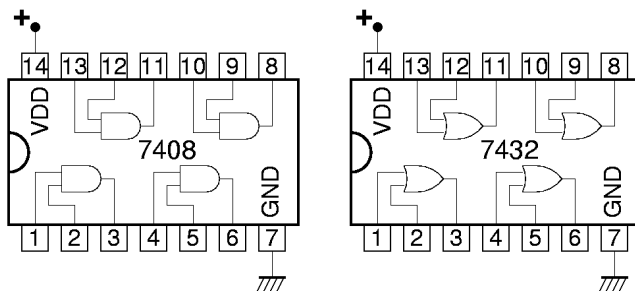
A	B	Οθονη
0	0	
0	1	
1	0	
1	1	

Πείραμα 3.11: Οι Αριθμοί 0-3 με Ηλεκτρονόμους

Υλοποιήστε τις εξισώσεις της προηγούμενης άσκησης 3.10 με ηλεκτρονόμους. Χρησιμοποιήστε είτε τα ασφαλή κυκλώματα της παραγράφου 3.3, είτε τις (σχετικά εύκολες) απλοποιήσεις τους βάσει ιδεών από την παράγραφο 3.4. **Πριν το εργαστήριο** σχεδιάστε το κύκλωμα. Στο εργαστήριο, κατασκευάστε και ελέγξτε το κύκλωμα, και δείξτε το στον επιτηρητή-βοηθό σας. Θυμηθείτε ότι οι εισοδοί από τους διακόπτες της πλακέτας εισόδων/εξόδων **δεν** μπορούν να δώσουν αρκετό ρεύμα για να κινήσουν ηλεκτρονόμους· επομένως πρέπει, όπως και πριν, να οδηγήσετε τους ηλεκτρονόμους σας από την θετική τροφοδοσία μέσω δικών σας διακοπών στην πλακέτα συνδέσεων. Οι εξοδοί από τους ηλεκτρονόμους όμως μπορούν να οδηγήσουν τις LED της πλακέτας εισόδων/εξόδων, επειδή η μεν υψηλή τάση (1) τις οδηγεί κανονικά, το δε ανοικτό κύκλωμα είπαμε παραπάνω ότι ειδικά η δική μας πλακέτα εισόδων/εξόδων το βλέπει σαν 0 λόγω των ειδικών αντιστάσεων καθέλκυσης που αυτή έχει. Τροφοδοτήστε λοιπόν με τις 7 εξόδους του κυκλώματός σας τα 7 τμήματα του ενδείκτη 7 τμημάτων της πλακέτας εισόδων/εξόδων.

Πείραμα 3.12: Οι Αριθμοί 0-3 με Πύλες

Υλοποιήστε τις εξισώσεις της παραπάνω άσκησης 3.10 με πύλες AND και OR των chips 7408 και 7432 που έχετε στο σακκουλάκι σας. Η θέση των ακροδεκτών των chips φαίνεται στο σχήμα δεξιά.



Πριν το εργαστήριο σχεδιάστε το κύκλωμα όπως το μεσαίο σχήμα της παραγράφου 3.4, σημειώνοντας πάνω σε κάθε ακροδέκτη πύλης AND και OR σε ποιόν αριθμό pin τίνος chip αυτός θα αντιστοιχεί κατά την κατασκευή. Στο εργαστήριο, κατασκευάστε και ελέγξτε το κύκλωμα, και δείξτε το στον επιτηρητή-βοηθό σας. Οι εισοδοί σας τώρα *πρέπει* να έρχονται από τους διακόπτες της πλακέτας εισόδων/εξόδων, διότι το ανοικτό κύκλωμα των άλλων (σκέτων) διακοπών όταν αυτοί δεν πατιώνται *δεν* αποτελεί αποδεκτή είσοδο για τα chips (αν επιμένετε να χρησιμοποιήσετε απλούς, σκέτους διακόπτες, θα έπρεπε να συνδέσετε τις δύο επαφές τους σε γη και τροφοδοσία, και να πάρετε είσοδο στις πύλες από τον πόλο τους). Εκμεταλλευτείτε το γεγονός ότι η πλακέτα εισόδων/εξόδων μας δίνει όχι μόνο τις θετικές τιμές των διακοπών εισόδου, π.χ. A και B, αλλά και τις αρνητικές τιμές (αρνήσεις) τους, A' και B'. έτσι, δεν χρειαζόμαστε chip 7404 για να τις γεννήσουμε. Τροφοδοτήστε με τις 7 εξόδους του κυκλώματός σας τα 7 τμήματα της ένδειξης 7 τμημάτων της πλακέτας εισόδων/εξόδων, όπως και στο προηγούμενο πείραμα 3.11.