

## ΗΥ-121: Ηλεκτρονικά Κυκλώματα

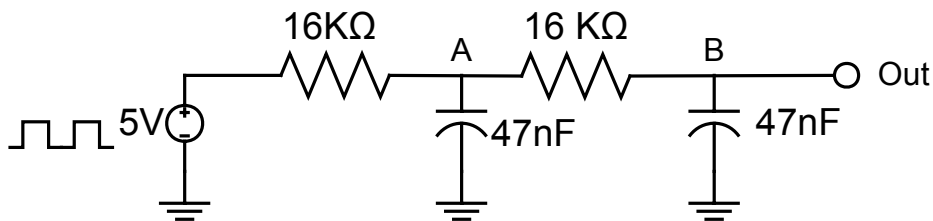
Γιώργος Δημητρακόπουλος

### 5<sup>η</sup> Εργαστηριακή Άσκηση

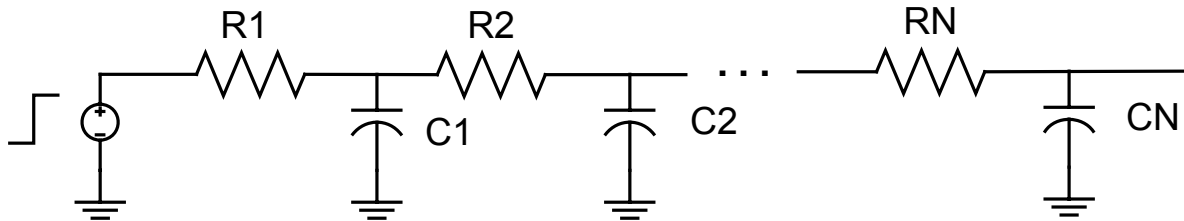
Στο εργαστήριο αυτό θα ασχοληθούμε με τη μέτρηση της καθυστέρησης των ψηφιακών κυκλωμάτων.

#### Ερώτημα 1ο

Κατασκευάστε το RC κύκλωμα που δίνεται στο παρακάτω σχήμα. Το σήμα εισόδου θα το πάρετε από τη γεννήτρια τετραγωνικών παλμών και θα θέσετε την περίοδο του να είναι μεγαλύτερη από 14 msec. Επίσης το σήμα αυτό πρέπει να έχει πλάτος 5V.



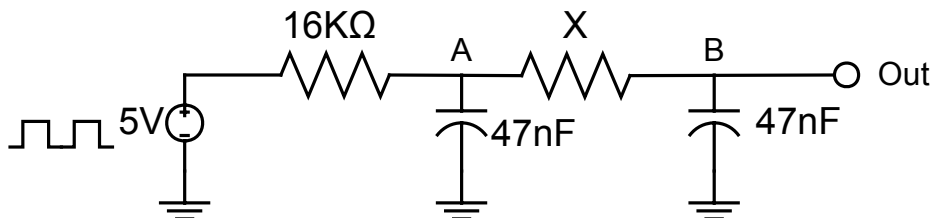
Μετρήστε την καθυστέρηση στα σημεία A, B καθώς και στην έξοδο Out. Σύμφωνα με το μοντέλο του Elmore η καθυστέρηση μιας RC γραμμής δίνεται από τον τύπο.



$$R_1(C_1 + C_2 + \dots + C_N) + R_2(C_2 + C_3 + \dots + C_N) + \dots + R_N C_N$$

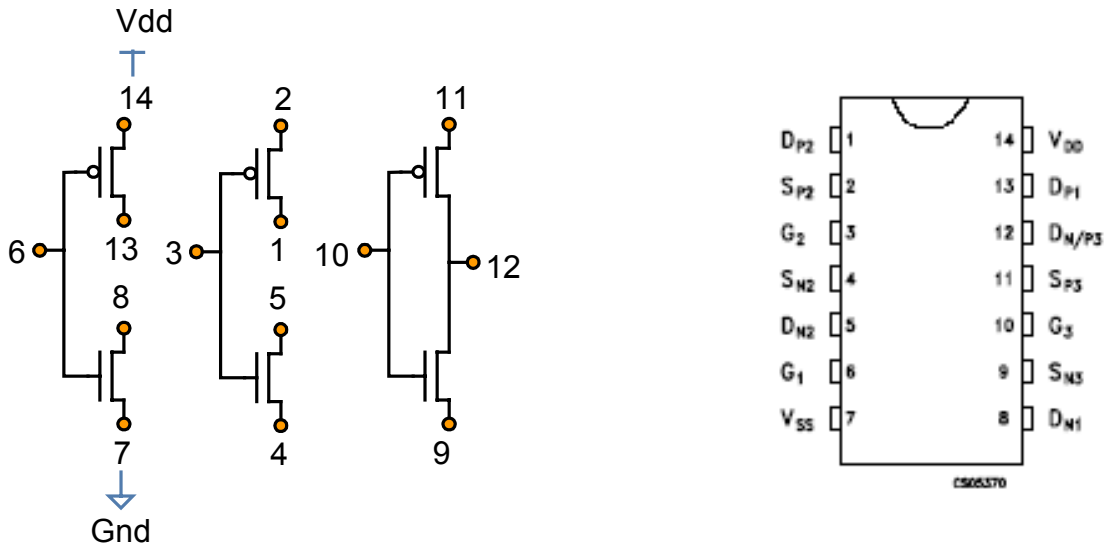
Πόσο απέχουν οι μετρήσεις σας από τις τιμές που υπολογίζει το μοντέλο του Elmore. Επαναλάβετε τις μετρήσεις όταν η είσοδος δε παίρνει τιμές μεγαλύτερες από 2V. Σχολιάστε την ακρίβεια των νέων τιμών σε σχέση πάντα με την καθυστέρηση κατά Elmore.

Ζητείστε από το βοηθό του εργαστηρίου να σας δώσει μια άγνωστη αντίσταση X. Μετρώντας την καθυστέρηση του σήματος προσεγγίστε την τιμή της άγνωστης αντίστασης.

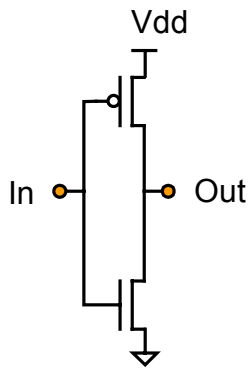


#### Ερώτημα 2ο

Σας δίνεται το ολοκληρωμένο CD 4007. Στο παρακάτω σχήμα φαίνονται αριθμημένοι οι ακροδέκτες του ολοκληρωμένου καθώς και οι εσωτερικές συνδέσεις τους. Για την τροφοδοσία Vdd θα χρησιμοποιήσετε τα 5V της πλακέτας.



Κατασκευάστε έναν αντιστροφέα σύμφωνα με το παρακάτω σχήμα.



Αρχικά, επιβεβαιώστε τη ορθή λειτουργία του σαν λογική πύλη. Στη συνέχεια μετρήστε την καθυστέρηση ανόδου και καθόδου του αντιστροφέα για τις εξής τρεις περιπτώσεις:

- Στην έξοδο δεν υπάρχει κάποιο επιπλέον φορτίο και η καθυστέρηση του αντιστροφέα οφείλεται κύρια στις εσωτερικές παρασιτικές χωρητικότητες του. Ποιος είναι ο λόγος της καθυστέρησης ανόδου και καθόδου.
- Συνδέστε παράλληλα στην έξοδο έναν πυκνωτή 47nF και επαναλάβετε τις μετρήσεις τις καθυστέρησης.
- Συνδέστε παράλληλα στην έξοδο δύο πυκνωτές 47nF και επαναλάβετε τις μετρήσεις τις καθυστέρησης.
- Τοποθετείστε τις τιμές που πήρατε σε ένα διάγραμμα (Αξόνας X – Χωρητικότητα εξόδου, Αξόνας Y-Καθυστέρηση). Τι παρατηρείτε για τη μορφή της γραφικής παράστασης.

- Αν η μέση καθυστέρηση του αντιστροφέα (ο μέσος όρος της καθυστέρησης ανόδου και καθόδου) υπολογίζεται από τη σχέση  $0.7R_{eq}(C_p + C_{load})$ , όπου  $C_p$  το άθροισμα των παρασιτικών χωρητικοτήτων και  $C_{load}$  το φορτίο που τοποθετείται στην έξοδο υπολογίστε την ισοδύναμη αντίσταση  $R_{eq}$  από τις προηγούμενες μετρήσεις που πραγματοποιήσατε. Σημειώνουμε πως η ισοδύναμη αντίσταση που θα υπολογίσετε έχει νόημα μόνο για τον υπολογισμό της καθυστέρησης.

**Ερώτημα 3ο**

Χρησιμοποιώντας τα τρανζίστορ του ολοκληρωμένου CD4007 κατασκευάστε μια στατική CMOS πύλη NAND και μετρήστε την χειρότερη και την καλύτερη καθυστέρηση καθόδου. Περιγράψτε αναλυτικά το κύκλωμα σας και τη μέθοδο που επιλέξατε ώστε να διαχωρίσετε την ευνοϊκότερη μετάβαση πό πλευράς καθυστέρησης.